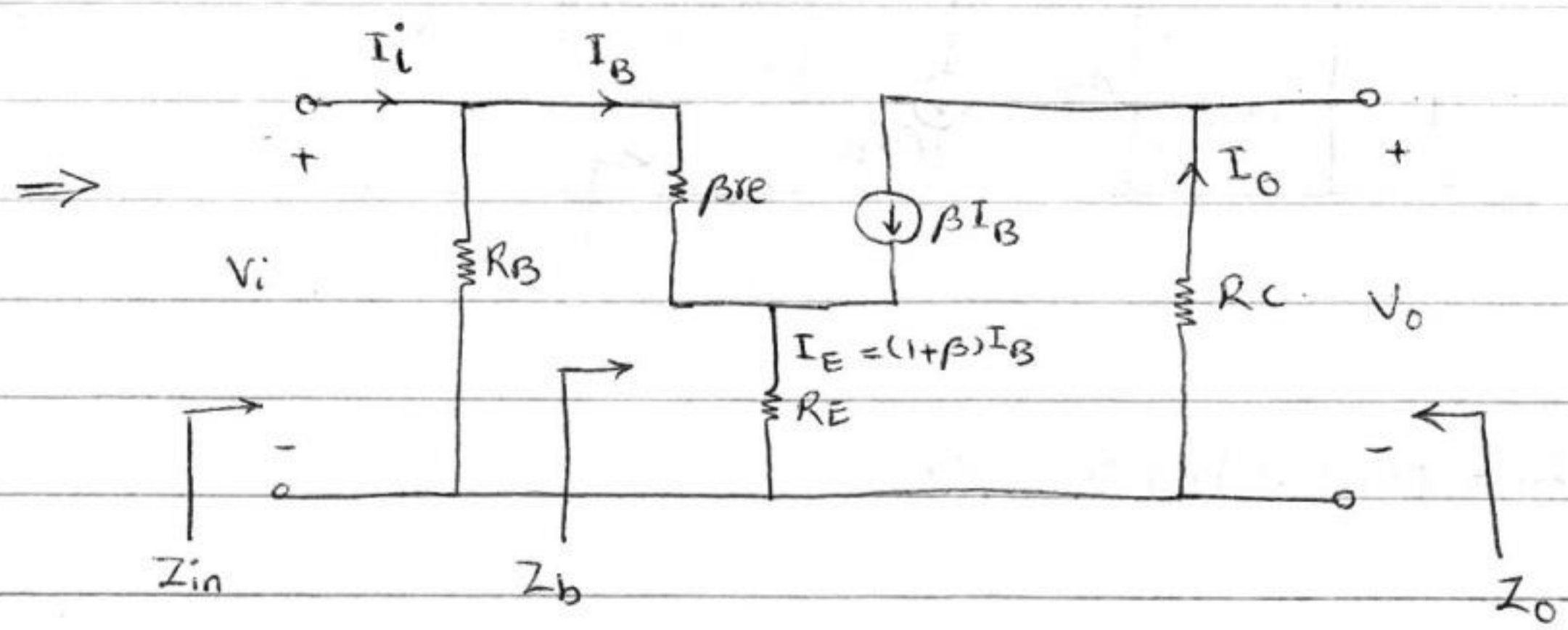
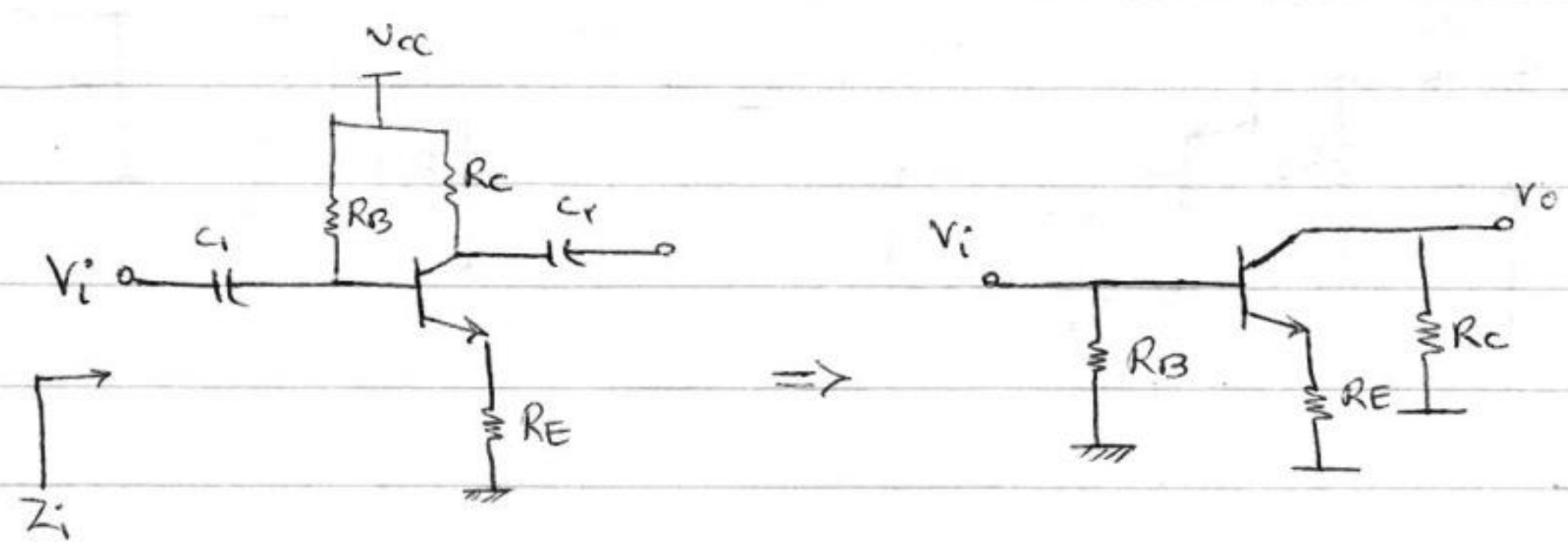


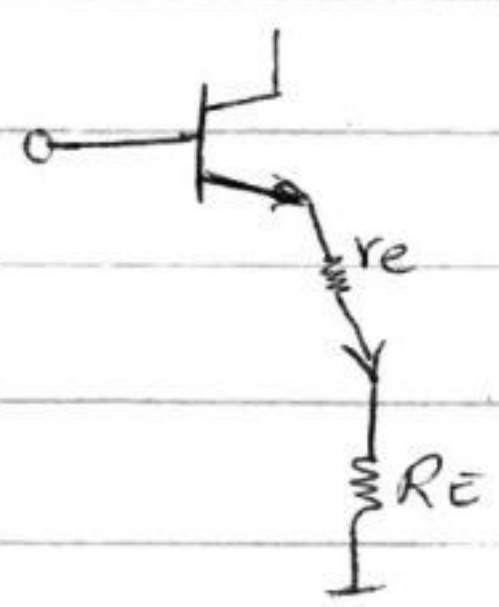
\* آنالیز AC تقویت کننده امپدانس با مقاومت امپدانس برابر شده



$$V_i = I_B \beta r_e + I_E R_E$$

$$V_i = I_B \beta r_e + (1 + \beta) I_B R_E$$

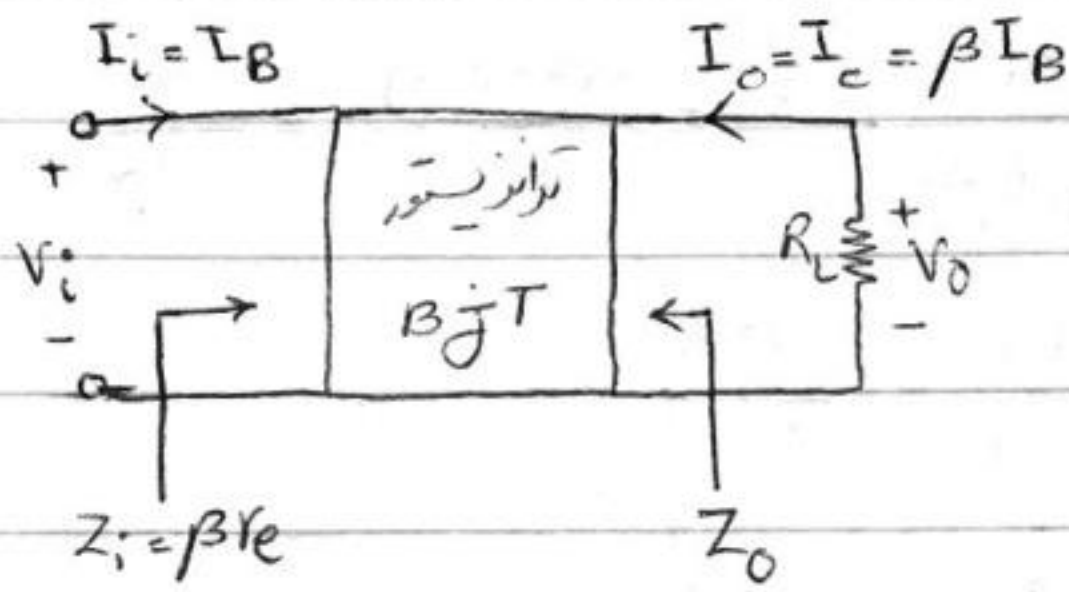
$$Z_b = \frac{V_i}{I_B} = \beta r_e + (1 + \beta) R_E \approx \beta (r_e + R_E)$$



Note:  $Z_b = \beta (r_e + R_E)$  یعنی امپدانس دیده شده در Base،  $\beta$  برابر مقاومت های بوهه در امپدانس برابر شده.  $r_e$  و  $R_E$  در یک است.

$$Z_i = R_B \parallel Z_b$$

17



$$V_o = -I_o R_L = -I_c R_L = -\beta I_B R_L$$

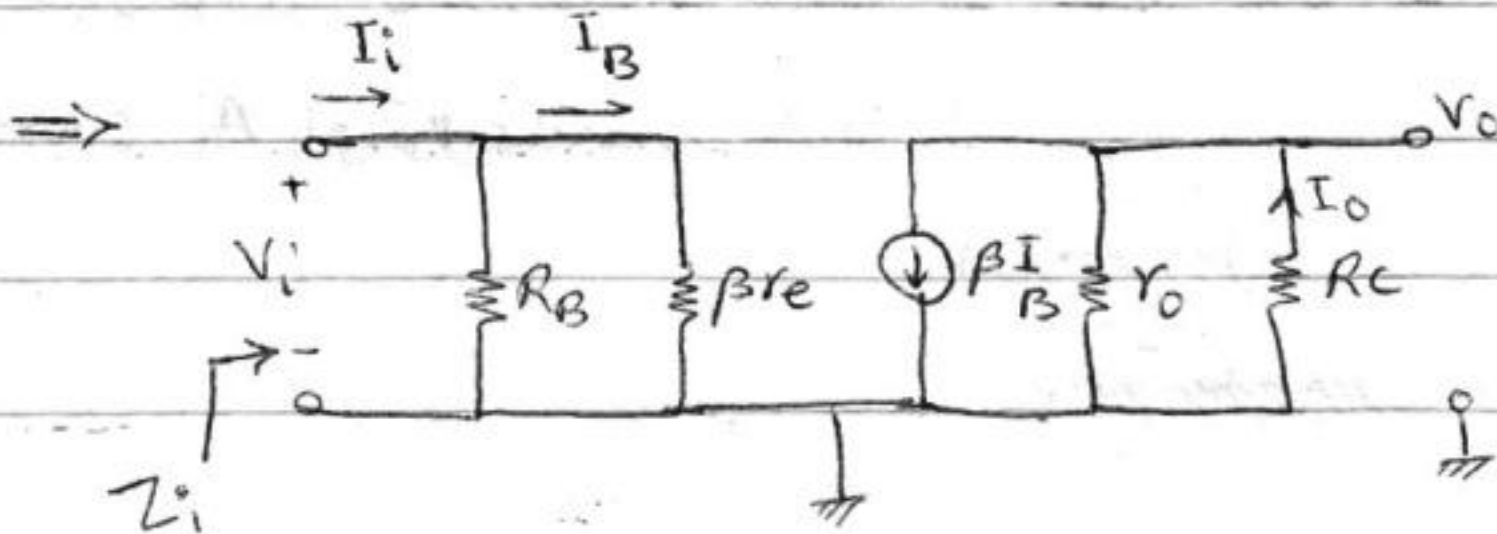
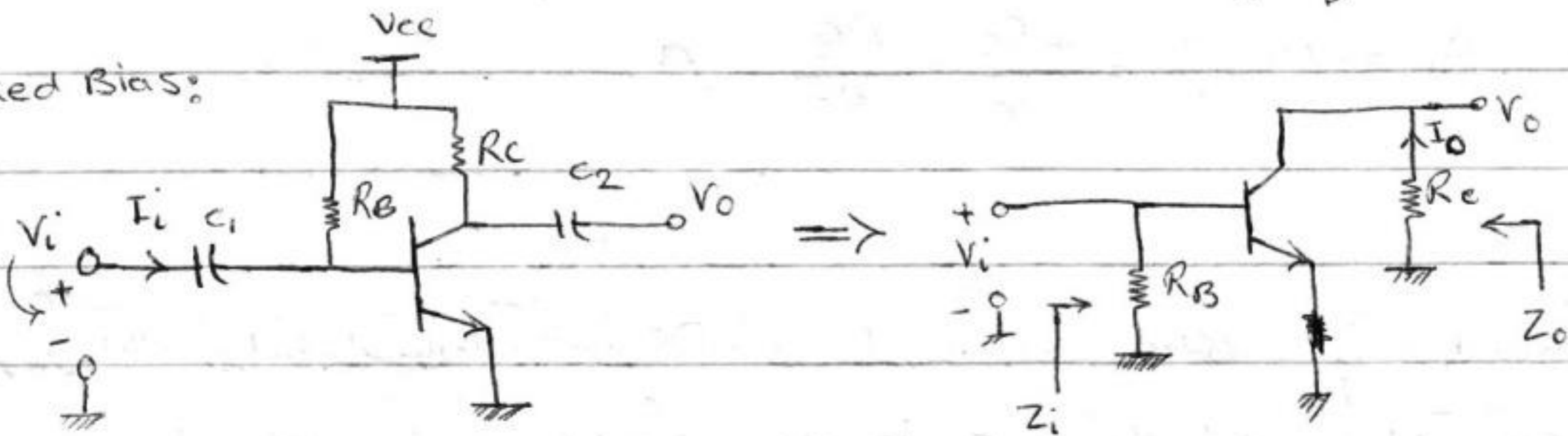
$$V_i = I_i Z_i = I_B \beta r_e$$

$$A_V = \frac{V_o}{V_i} = \frac{-\beta I_B R_L}{I_B \beta r_e} = -\frac{R_L}{r_e}$$

\*\*\*

\* قبل سنبھال لوں BJT \*

Fixed Bias:



$$Z_i = R_B \parallel \beta r_e \cong \beta r_e$$

$$Z_o = \frac{V_o}{I_o} \Big|_{V_i=0} = R_C \parallel R_L \cong R_C$$

$$A_v = \frac{V_o}{V_i} = \frac{-\beta I_B (R_c || r_o)}{I_B (\beta r_e)} = \frac{-(R_c || r_o)}{r_e} = \frac{-R_c}{r_e}$$

$$\left\{ \begin{aligned} I_o &= \frac{\beta I_B r_o}{r_o + R_c} \Rightarrow \frac{I_o}{I_B} = \frac{\beta r_o}{r_o + R_c} \\ I_B &= \frac{R_B I_i}{R_B + \beta r_e} \Rightarrow \frac{I_B}{I_i} = \frac{R_B}{R_B + \beta r_e} \end{aligned} \right.$$

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_B} \times \frac{I_B}{I_i} = \frac{\beta r_o}{r_o + R_c} \times \frac{R_B}{R_B + \beta r_e}$$

$$\Rightarrow A_i = \frac{\beta r_o R_B}{r_o + R_B} \approx \beta$$

$$A_i = -A_v \frac{Z_i}{R_L} = \frac{+R_c}{r_e} \cdot \frac{\beta r_e}{R_c} = \beta$$

روش آنالیزه ابتدا با استفاده از آنالیز DC مقدار  $I_E$  را بدست آورده و از رابطه  $r_e = \frac{26mV}{I_E}$  معادله دیفرانسیلی میگیریم. پس برای آنالیز AC  $h_{ie} = \beta r_e$  و پارامترهای اساسی مدار را بدست می آوریم.

پارامترهای اساسی مدار  $Z_o$ ،  $Z_i$ ،  $A_v$ ،  $A_i$

Note:  $A_i$  را می توان از روش دیگر بدست آورد:

۱- از طریق فرمول  $A_i = -A_v \frac{Z_i}{R_L}$

۲- از طریق روش دیگر (تیم پورینگ)

(مقایسه معادله های مدار)

15

$$Z_o = \frac{V_o}{I_o} \Big|_{V_i=0} = R_c$$

$$A_v = \frac{V_o}{V_i} = \frac{-I_o R_c}{V_i} = \frac{-\beta I_b R_c}{V_i} = \frac{-\beta R_c V_i}{V_i Z_b} = \frac{-R_c}{r_e + R_E}$$

$$A_i = \frac{I_o}{I_i} = \frac{I_o}{I_b} \times \frac{I_b}{I_i} \Rightarrow \textcircled{1}$$

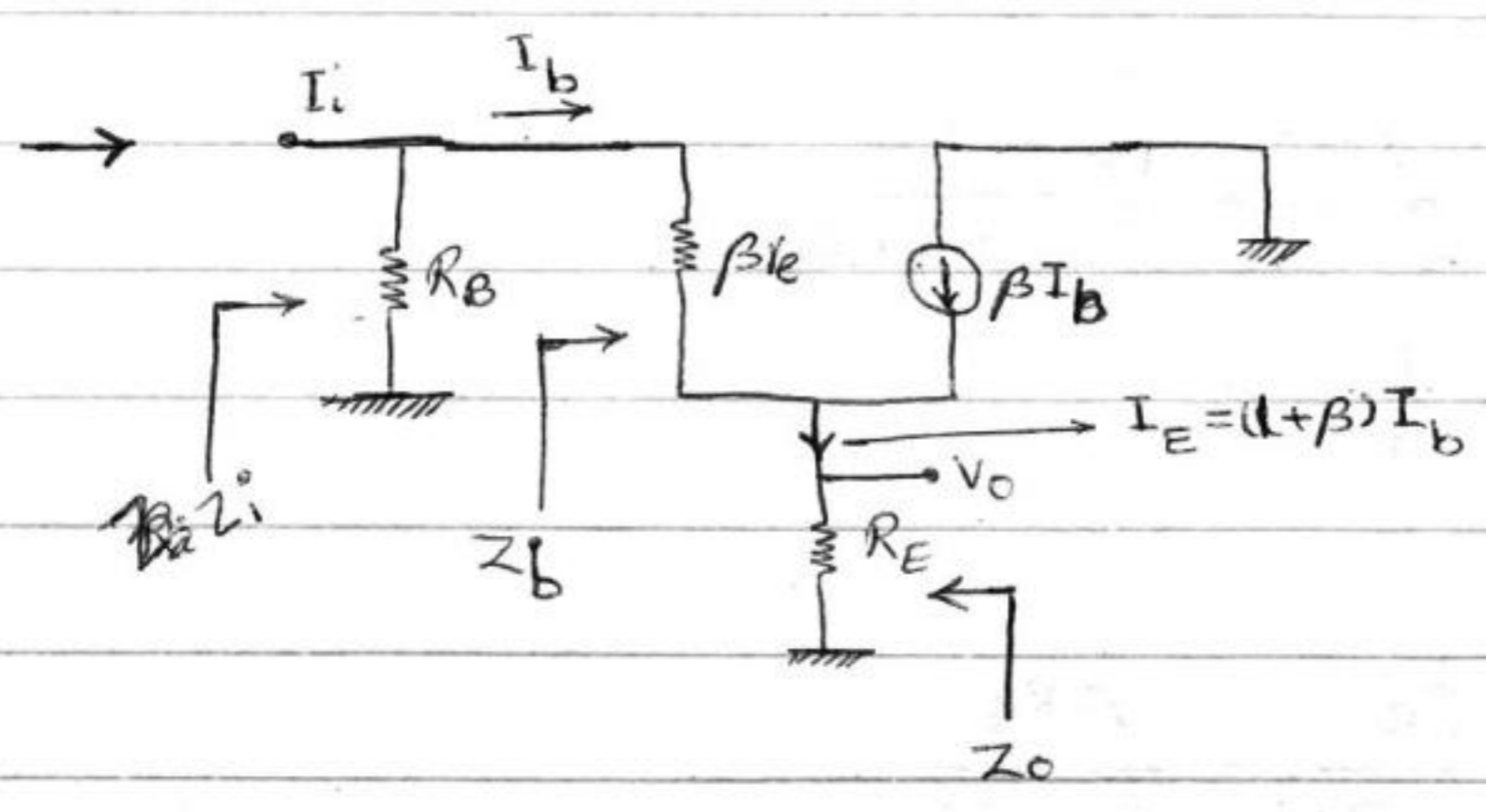
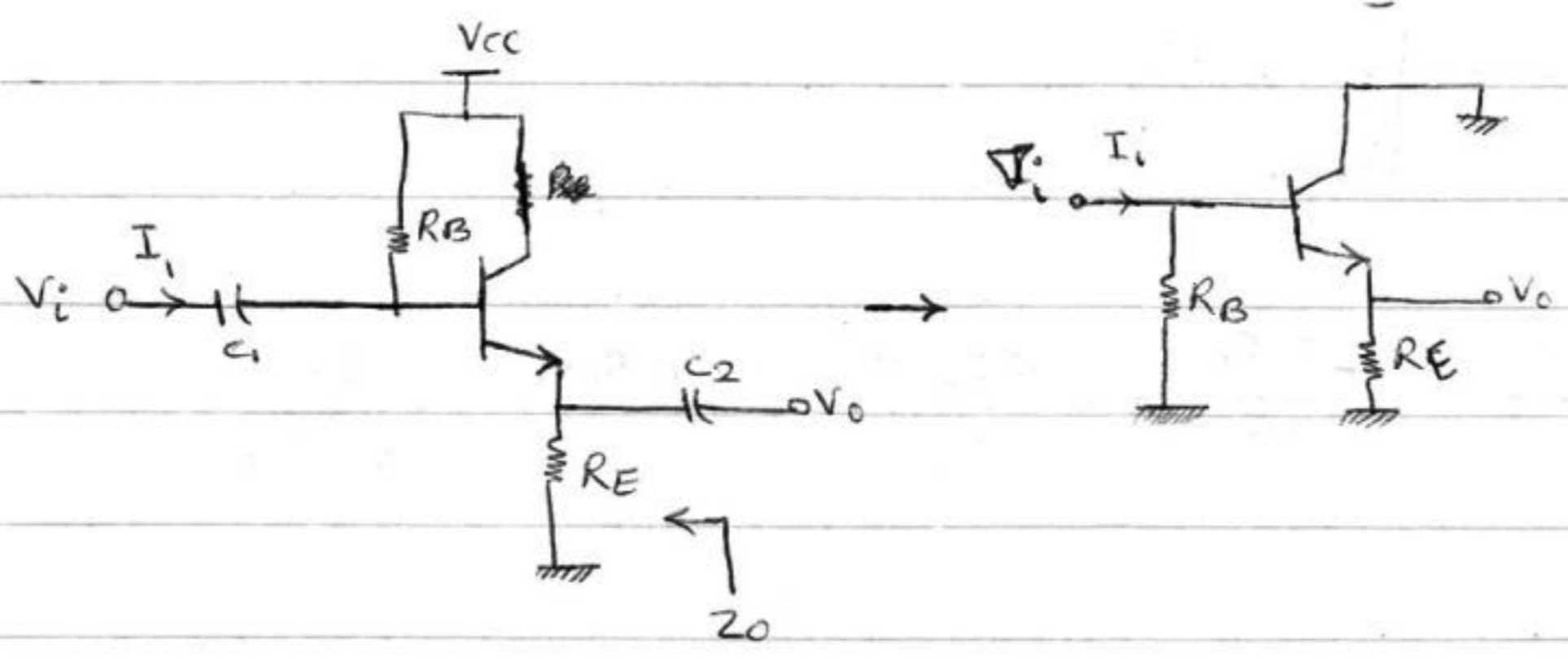
$$\textcircled{2} : \left\{ \begin{aligned} I_b &= I_i \times \frac{R_B}{R_B + Z_b} \xrightarrow{Z_o=0} \frac{I_o}{I_i} = \frac{R_B}{R_B + Z_b} \\ I_o &= \beta I_b \rightarrow \frac{I_o}{I_b} = \beta \end{aligned} \right.$$

$$\textcircled{1}, \textcircled{2} \rightarrow A_i = \beta \frac{R_B}{R_B + Z_b} = \frac{\beta R_B}{R_B + Z_b}$$

Note: باتوجه به فرض  $A_v = \frac{-R_c}{r_e + R_E}$  ممکن می شود که تساوی  $R_E$  در حالت AC باعث کاهش  $A_v$  شود.  
 که این امر مطلوب نیست به همین دلیل تساوی را اغلب با خازن بایпас به طور موازی در خروجی پیوند می کنند.

آنتیسیز AC هدف ورودی و باعث کاهش  $A_v$  شود.  
 Note: مثال خوبی کتاب مطالعه شود.

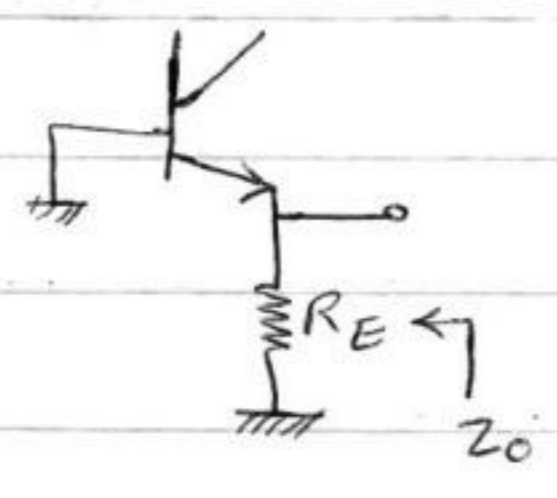
آرایش دنبال کننده امپدنی :



$$Z_b = \beta r_e + (1 + \beta) R_E \cong \beta (r_e + R_E)$$

$$Z_i = R_B \parallel Z_b$$

$$Z_o = \left. \frac{V_o}{I_o} \right|_{V_i=0} = R_E \parallel r_e \cong r_e$$

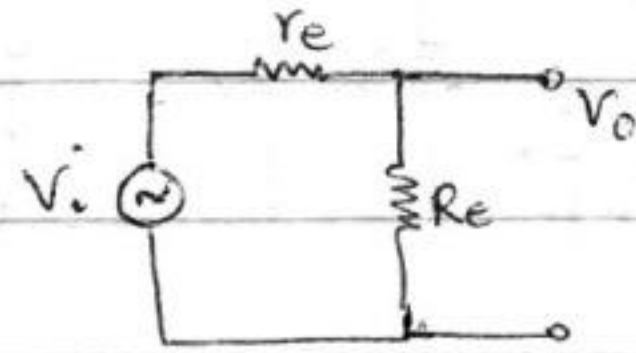


Note : همانگونه که مشخص است تفاوت ورودی ( $Z_i$ ) نسبتاً بزرگ و متفاوتاً خروجی ( $Z_o$ ) نسبتاً کوچک بودن باید به همین علت از آرایش کالکتور ستر یا دنبال کننده امپدنی برای تطبیق امپدانس استفاده می نمود.

(17)

Note: ماژیک از Emitter داخل ترانزیستور نگاه کنیم و ببینیم که در Base بر  $\beta$  تقسیم شده و به Emitter منتقل می شود.

$$A_V = \frac{V_o}{V_i} = \frac{R_E}{R_E + r_e} \approx 1$$



Note: در این آرایش خروجی ولتاژ عموماً ولتاژی پایین می باشد ( $A_V \ll 1$ ) زیرا دو واقعیت رخ می دهد: ولتاژ  $V_{BE}$  از ولتاژ ورودی کمتر است.

Note: ولتاژ Emitter و Base دومی نسبت به ولتاژ ورودی و خروجی هم دارند

$$A_I = \frac{I_o}{I_i} = \frac{I_o}{I_b} \times \frac{I_b}{I_i} \quad (1)$$

$$I_b = I_i \times \frac{R_B}{R_B + Z_b} \Rightarrow \frac{I_b}{I_i} = \frac{R_B}{R_B + Z_b} \quad (2)$$

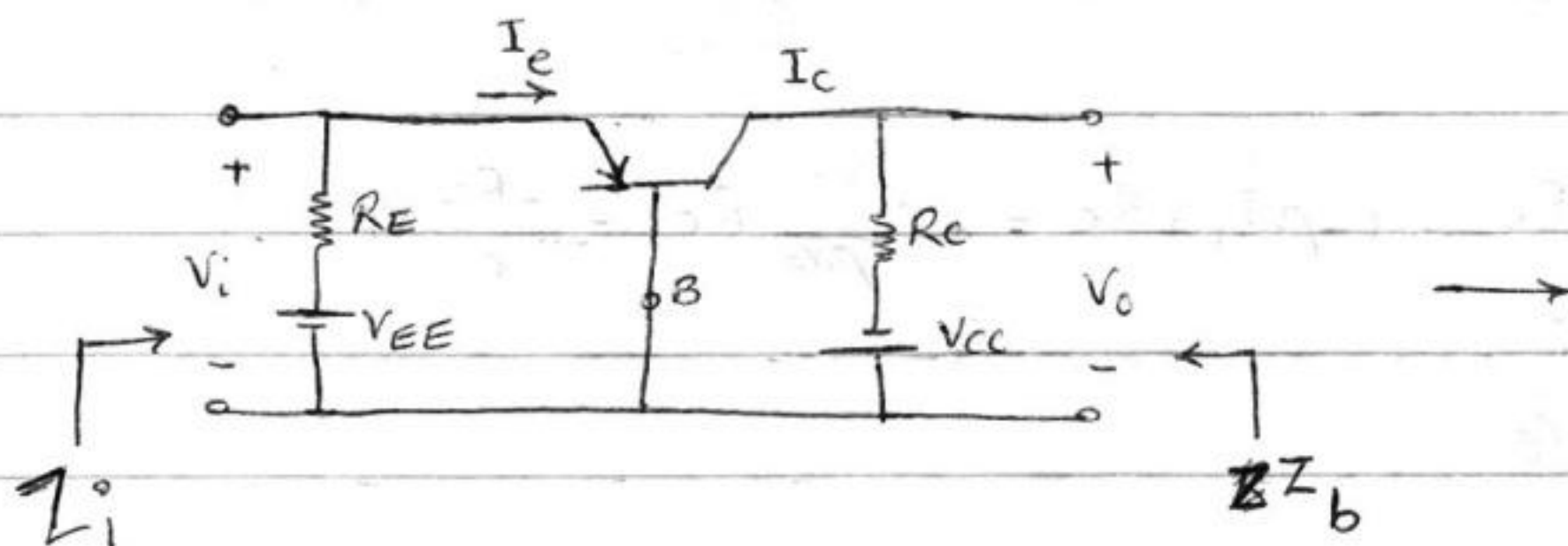
$$I_o = -I_e = -(1 + \beta)I_b \Rightarrow \frac{I_o}{I_b} = -(1 + \beta) \approx -\beta \quad (3)$$

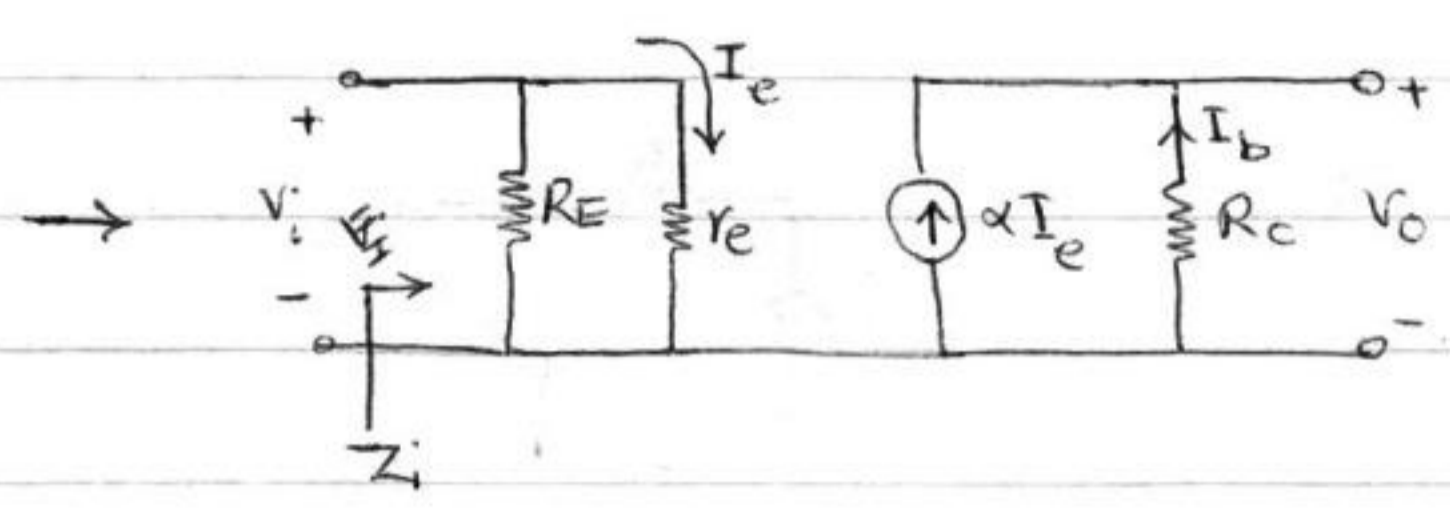
$$(1), (2), (3) \rightarrow A_I = \frac{-\beta R_B}{R_B + Z_b}$$

Note: ولتاژی خروجی نسبت به ولتاژ ورودی.

Common Base:

✓ این سترن:





$$Z_i = R_E || r_e \cong r_e$$

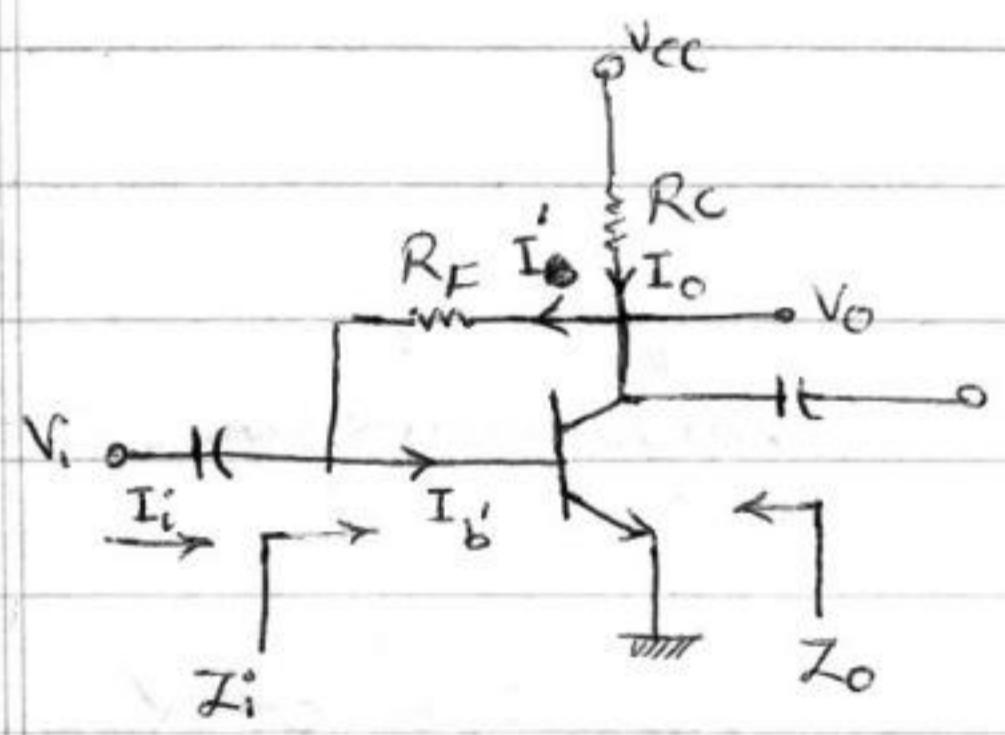
$$Z_o = R_c$$

$$A_v = \frac{V_o}{V_i} = \frac{-I_o R_c}{V_i} = \frac{I_c R_c}{V_i} = \frac{\alpha I_e R_c}{V_i} = \frac{\alpha R_c}{V_i} \times \frac{V_i}{r_e} \cong \alpha \frac{R_c}{r_e} = \frac{R_c}{r_e}$$

$$A_i = \frac{I_o}{I_i} = \frac{-\alpha I_e}{I_e} = -\alpha \cong -1$$

\*

V feedback collector configuration: feedback collector  $\checkmark$



$$I' = \frac{V_o - V_i}{R_F}$$

$$I_o = I' + \beta I_b \cong \beta I_b$$

$$\left\{ \begin{aligned} V_o &= -I_o R_c = (-\beta I_b) R_c = -\beta \frac{V_i}{\beta r_e} R_c = \frac{-R_c}{r_e} V_i \\ I_b &= \frac{V_i}{\beta r_e} \end{aligned} \right.$$

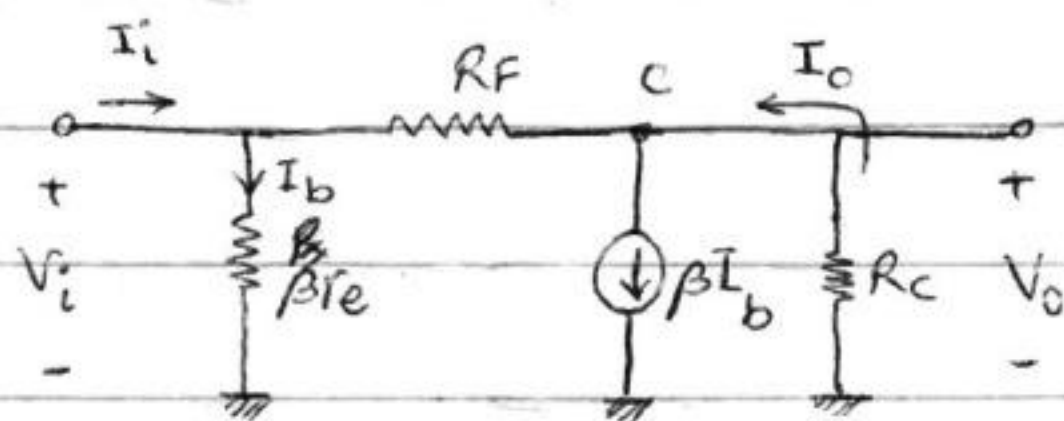
$$I' = \frac{V_o - V_i}{R_F} = \frac{V_o}{R_F} - \frac{V_i}{R_F} = \frac{-R_c}{r_e} \cdot \frac{V_i}{R_F} - \frac{V_i}{R_F} \rightarrow I' = -\frac{1}{R_F} \left(1 + \frac{R_c}{r_e}\right) V_i$$

$$V_i = (\beta I_b) r_e = (I_i + I') \beta r_e = I_i \beta r_e + I' \beta r_e$$

$$V_i = I_i \beta r_e - \frac{1}{R_F} \left(1 + \frac{R_c}{r_e}\right) \beta r_e V_i \Rightarrow V_i \left[1 + \frac{\beta r_e}{R_F} \left(1 + \frac{R_c}{r_e}\right)\right] = I_i \beta r_e$$

$$Z_i = \frac{V_i}{I_i} = \frac{\beta r_e}{1 + \frac{\beta r_e}{R_F} \left(1 + \frac{R_c}{r_e}\right)} \Rightarrow Z_i = \frac{r_e}{\frac{1}{\beta} + \frac{R_c}{R_F}}$$

$$Z_o = \frac{V_o}{I_o} \Big|_{V_i=0} = R_c \parallel R_F$$



Note:  $R_F$  is in parallel with  $\beta I_b$  current source.  $I_o$  is the current through  $R_c$ .

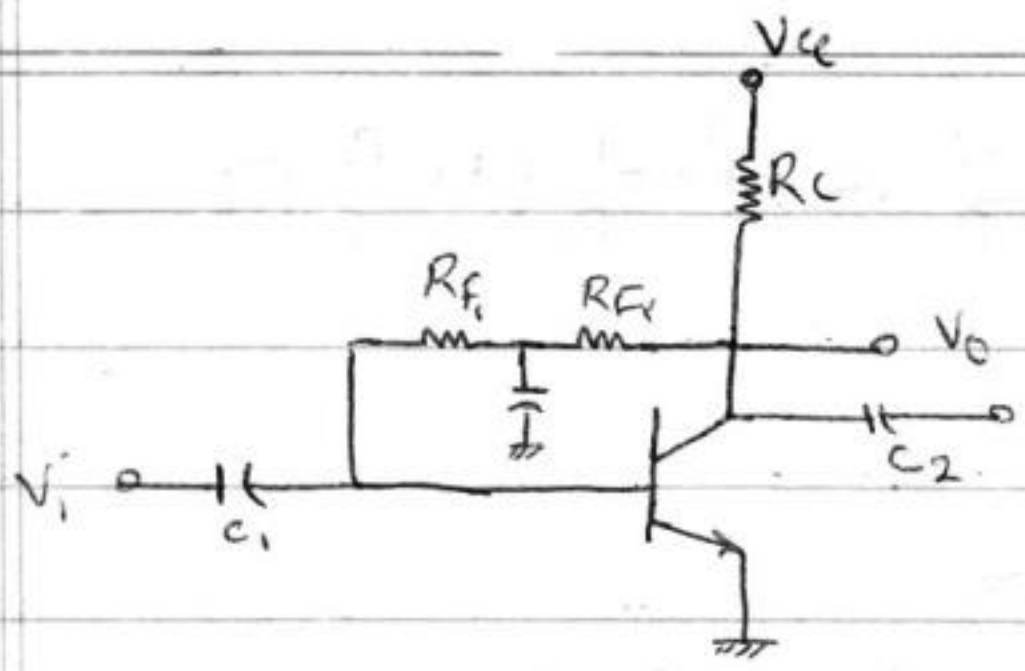
$$I_o = \beta I_b + I' = \beta I_b$$

$$A_v = \frac{V_o}{V_i} = \frac{-I_o R_c}{V_i} = \frac{-\beta I_b R_c}{V_i} = \frac{-\beta R_c V_i}{V_i \beta r_e} \rightarrow A_v = \frac{-R_c}{r_e}$$

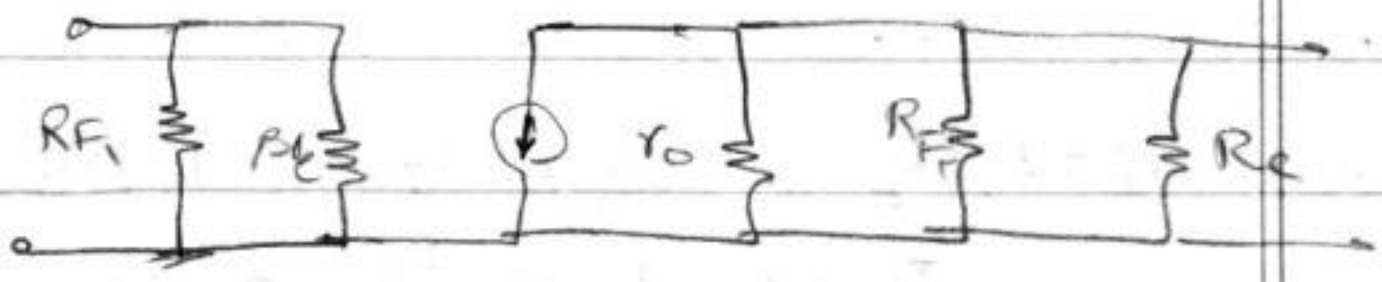
$$I_b \beta r_e + I_b R_F - I_i R_F + \beta I_b R_c = 0 \rightarrow I_b (\beta r_e + R_F + \beta R_c) = I_i R_F$$

$$\Rightarrow \frac{I_o}{\beta} (\beta r_e + R_F + \beta R_c) = I_i R_F \rightarrow I_o = \frac{\beta R_F I_i}{\beta r_e + R_F + \beta R_c}, \beta r_e \ll R_F$$

$$A_i = \frac{\beta R_F}{R_F + \beta R_c} \approx \frac{R_F}{R_c}$$



Note: مخزن دینو از سبب اتصال برود.



\*

مدار معادل تئوری هسپریل:

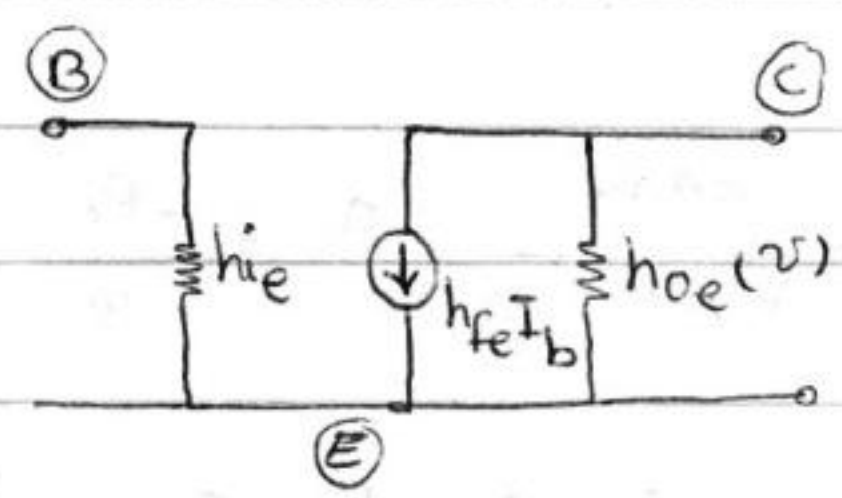
اگر دستورات مستقیم معادله پارامترهای هسپریل را داشته باشید در تئوری هسپریل DC می باشد و

همی تران مستقیماً به سبب AC بودیم در تئوری هسپریل کامله سبب تئوری هسپریل می باشد اما نکات زیر باید

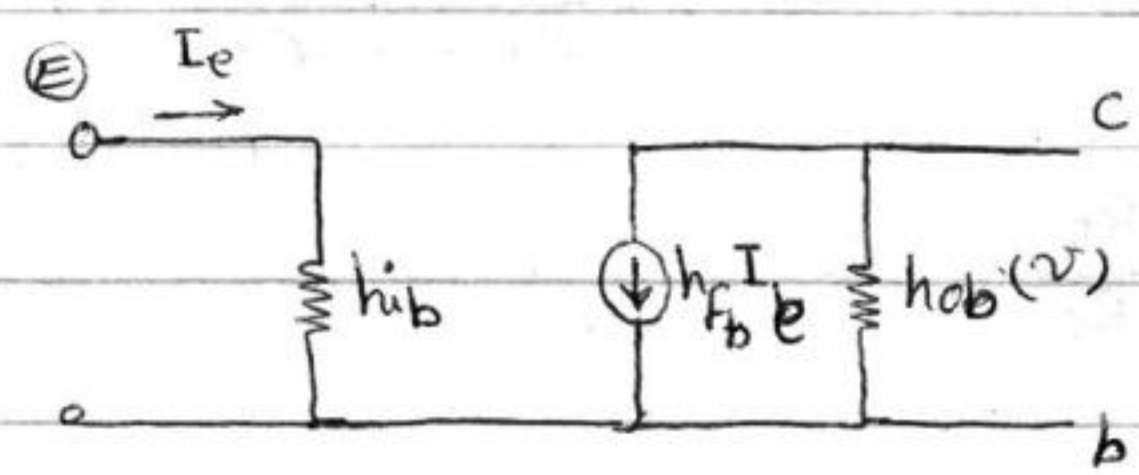
مورد توجه باشد:

| در حالت آمپترومتر        | در حالت بین متر    |
|--------------------------|--------------------|
| $h_{ie} = \beta r_e$     | $h_{ib} = r_e$     |
| $h_{fe} = \beta$         | $h_{fb} = -\alpha$ |
| $h_{oe} = \frac{1}{r_o}$ | $h_{ob} = \infty$  |

✓ مدار معادل هسپریل توان زیاده در حالت آمپترومتر:



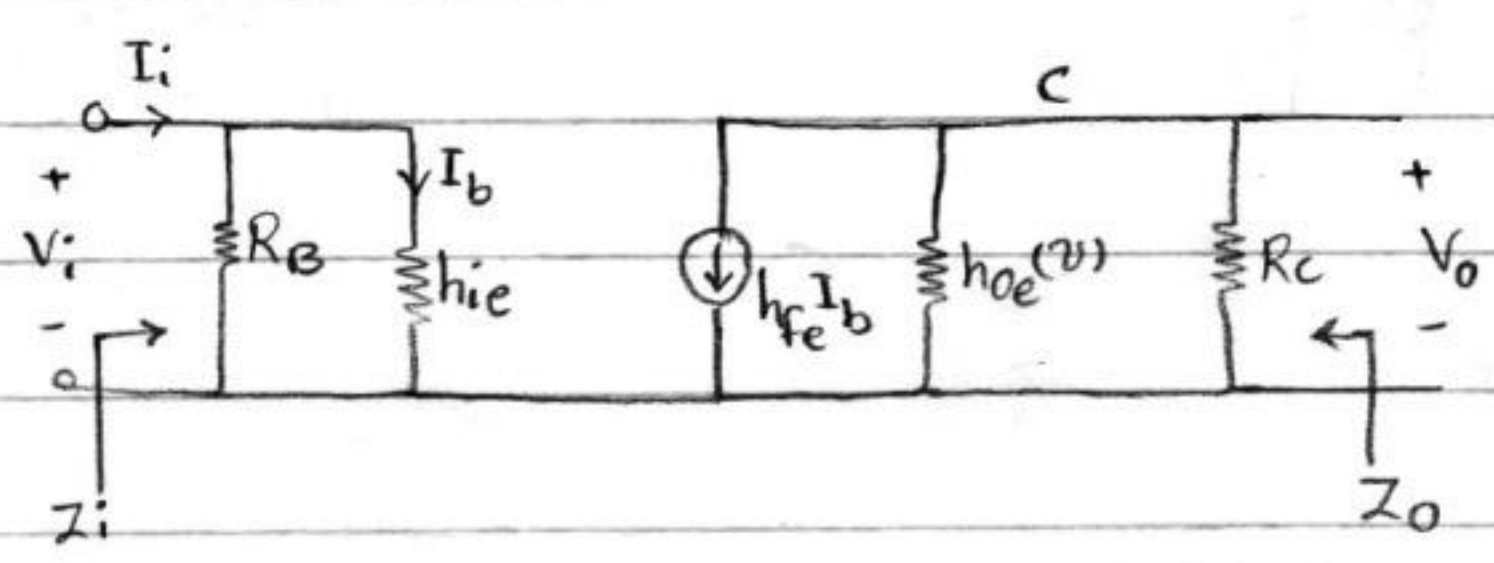
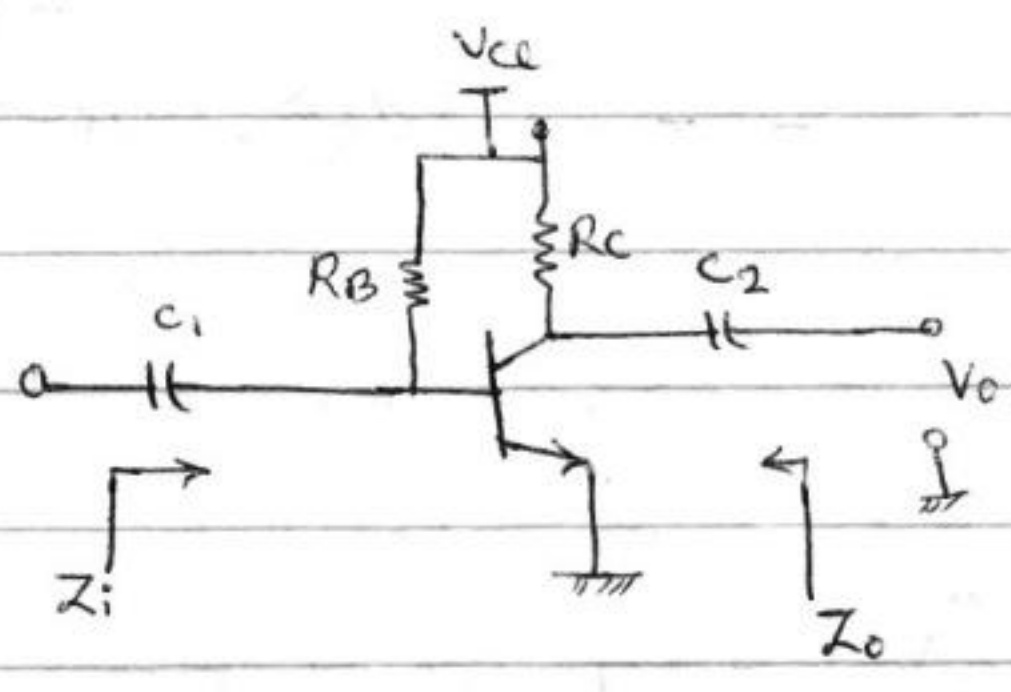
مدار معادل هسپریل توان زیاده در حالت بین متر:



91

Exo

کنس مدار تغذیه ثابت با همسرید:



$$Z_i = R_B \parallel h_{ie}$$

$$Z_o = R_C \parallel \frac{1}{h_{oe}}$$

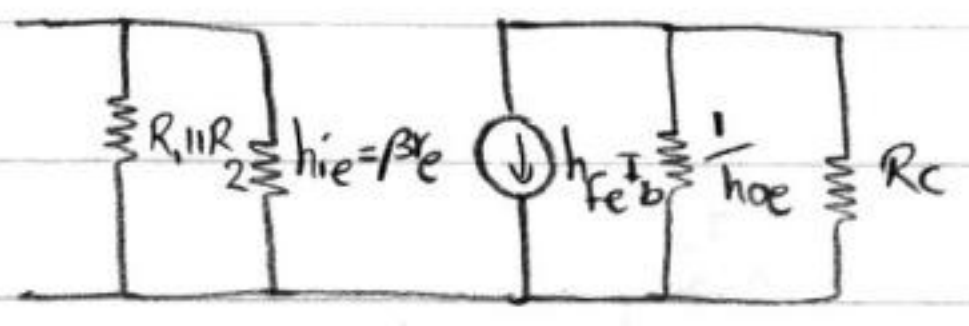
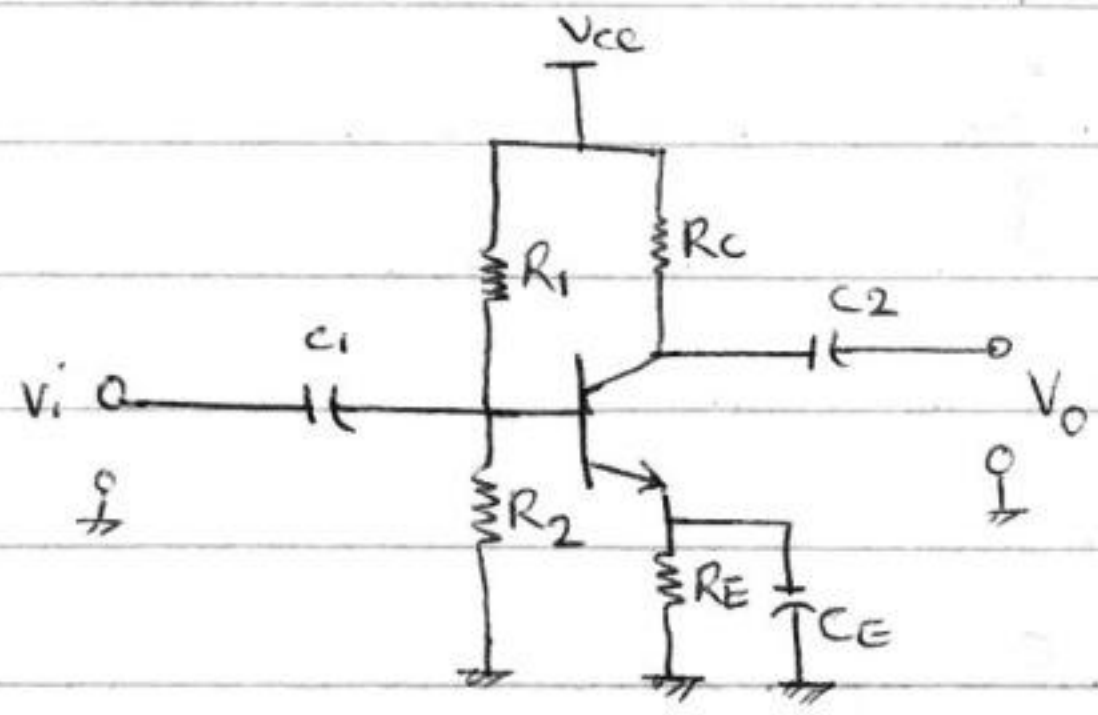
$$A_v = \frac{V_o}{V_i} = \frac{-I_o (R_C \parallel \frac{1}{h_{oe}})}{V_i} = \frac{-h_{fe} I_b (R_C \parallel \frac{1}{h_{oe}})}{V_i}$$

$$\Rightarrow A_v = \frac{-h_{fe} (R_C \parallel \frac{1}{h_{oe}}) V_i}{V_i h_{ie}} \Rightarrow A_v = \frac{V_o}{V_i} = \frac{-h_{fe} (R_C \parallel \frac{1}{h_{oe}})}{h_{ie}}$$

$$A_i = \begin{cases} \frac{1}{h_{oe}} \gg R_C & I_o = I_c \cong h_{fe} I_b \\ R_B \gg h_{ie} & I_i = I_b \end{cases}$$

$$A_i = \frac{I_o}{I_i} = \frac{\beta I_b}{I_b} = h_{fe}$$

کلیں مدار تقسیم ولتاژ یا تقسیم جریان:

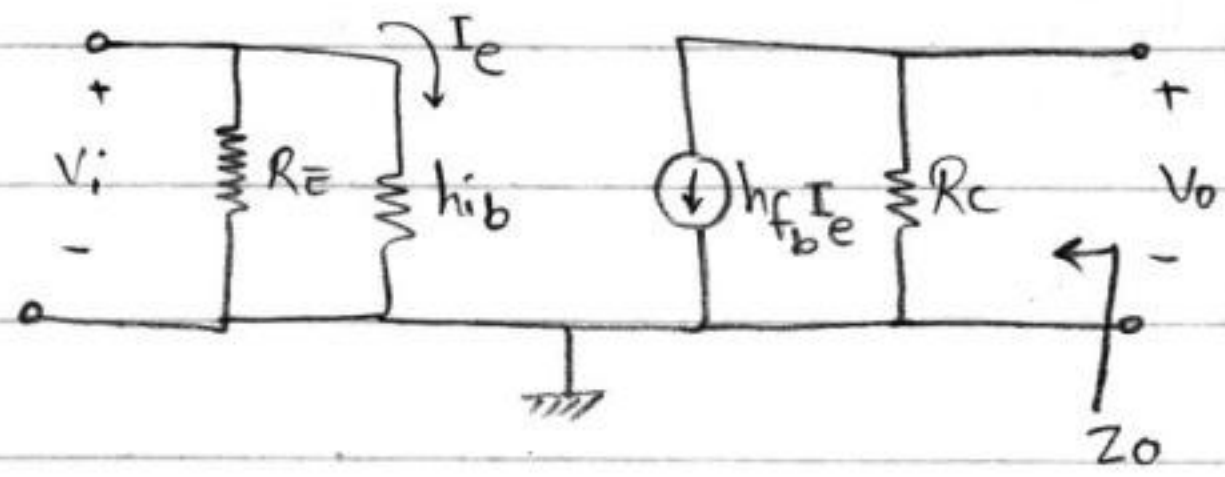
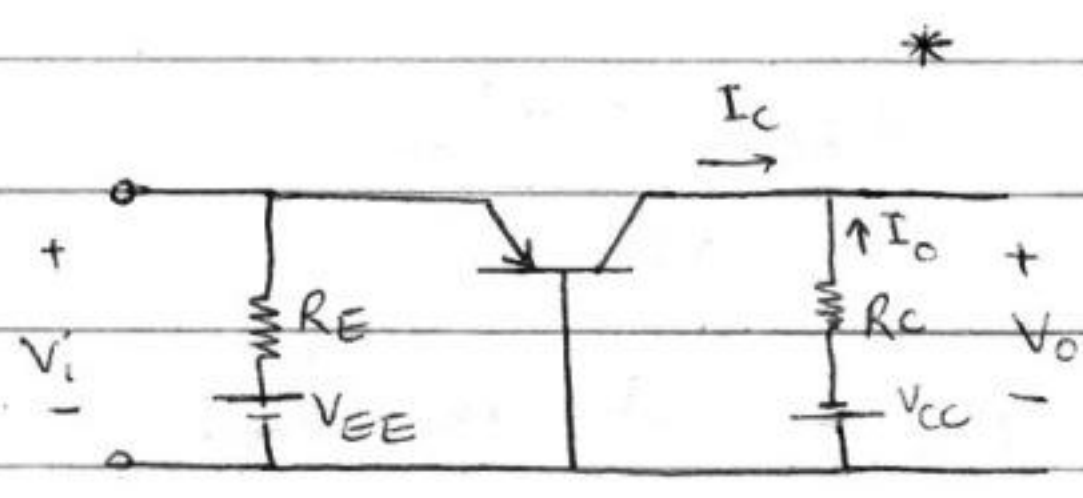


$$Z_i = R_1 \parallel R_2 \parallel h_{ie}$$

$$Z_o = R_c$$

$$A_v = \frac{-h_{fe} \left( \frac{1}{h_{oe}} \parallel R_c \right)}{h_{ie}}$$

• نسبت پایداری من هفت به دوتای بعد از ولتاژ



$$Z_i = R_E \parallel h_{ib}$$

$$A_v = \frac{V_o}{V_i} = \frac{-I_b R_c}{V_i}$$

$$= \frac{-h_{fb} I_e R_c}{V_i} = \frac{-h_{fb} R_c}{V_i} \times \frac{V_i}{h_{ib}}$$

$$A_v = \frac{-h_{fb} R_c}{h_{ib}}$$

$$A_i = \frac{I_o}{I_i} = h_{fe} \approx 1$$

ترانزیستورهای FET

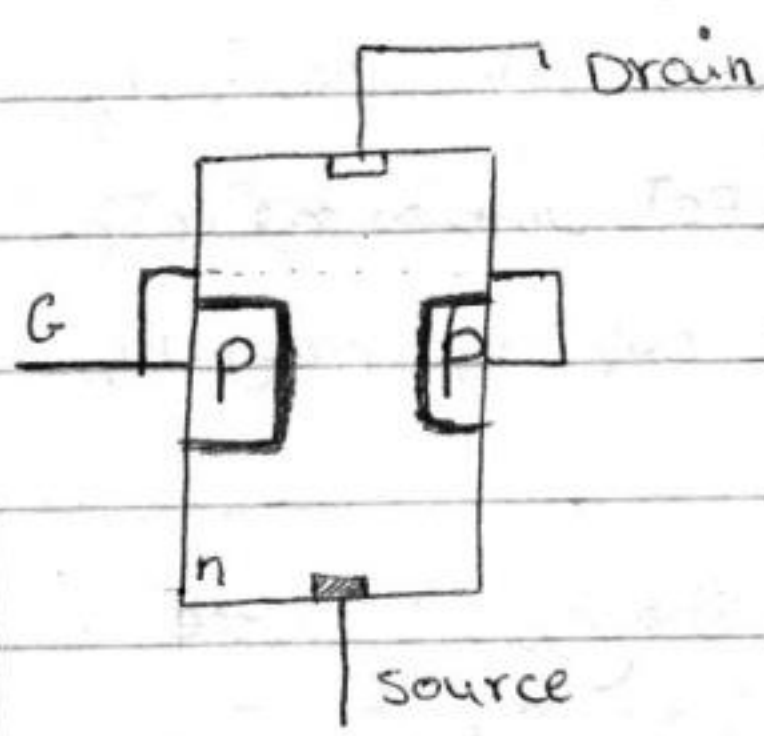
Field Effect Transistor

در BJT ترانزیستور راجع به ولتاژ و دینامیک آن در فصول قبلی یاد کردیم. اما در FET ترانزیستور به دلیل ساختار و عملکرد آن تفاوتی دارد.

که ترانزیستورهای FET دارای امپدانس ورودی بسیار بزرگ (مخاطم) است. که در ساختار این ترانزیستور ها عرض سیم عبور جریان توسط این میدان الکتریکی کنترل می شود.

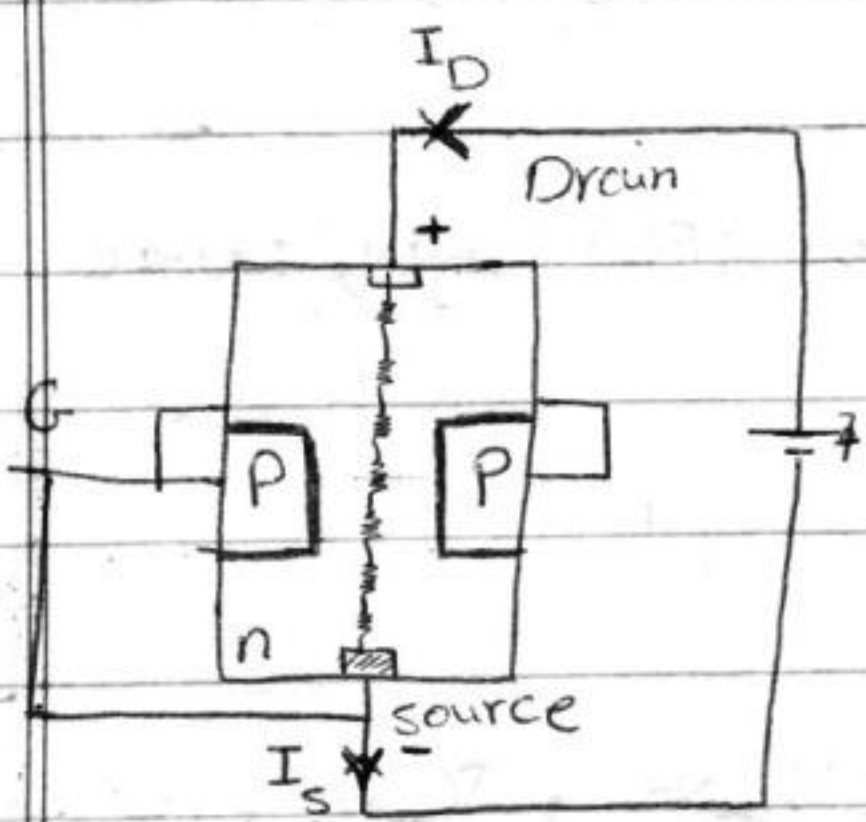
- ۱- JFET : Junction Field Effect Transistor
- ۲- MOSFET : metal oxide semiconductor Field Effect transistor

۱- ساختار JFET



Drain و source دو طرف کانال n قرار دارند. در محل اتصال نیمه هادی P و n دو ناحیه کلیه ایجاد می شود.

۵۰ بررسی عملکرد JFET

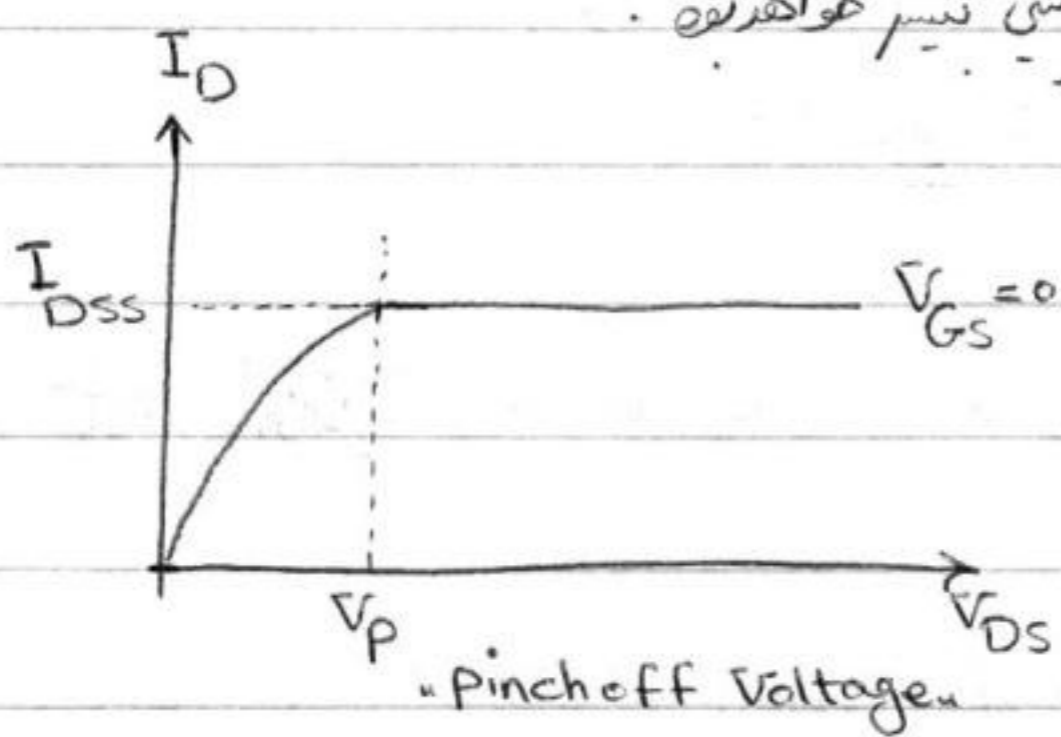


الف -  $V_{GS} = 0, V_{DS} > 0$

پیوند P-N ( $V_{GS}$ ) هنوز در حالت تعادل است پس ناحیه کلیه وجود دارد. از طرفی با توجه به ولتاژ اعمالی  $V_{DS}$  در کانال از source به سمت Drain برقرار می شود. بدین است که  $I_D = I_S$

Note: توجه کنید در عرض ناحیه کلیه در بالا می بینیم ترانزیستور را با ولتاژ و دینامیک آن در فصول قبلی یاد کردیم. اما در FET ترانزیستور به دلیل ساختار و عملکرد آن تفاوتی دارد.

ردی پیوند P-N تحت تاثیرهای بالای به واتر از نسبت پایی بیشتر خواهد بود.



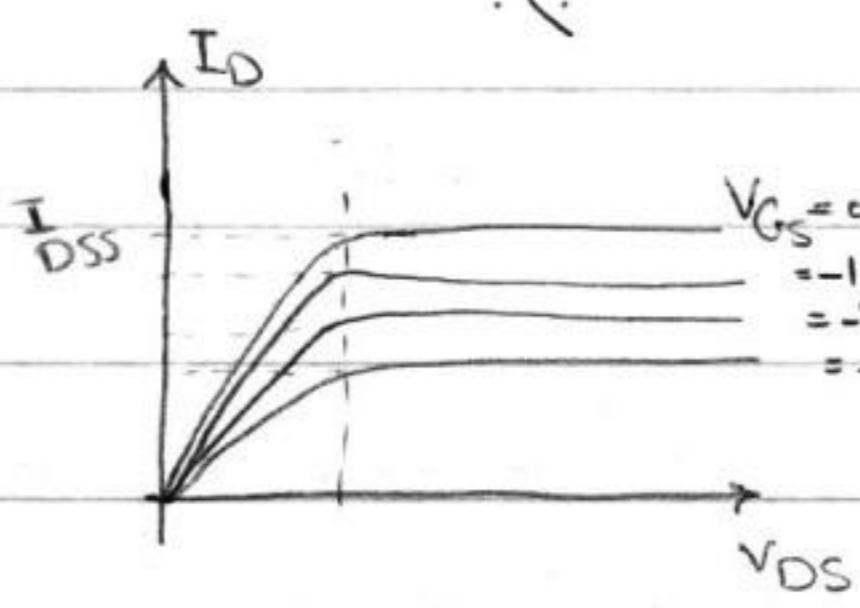
با افزایش ولتاژ Drain-source و نیز افزایش  $V_{GS} = 0$  می یابیم که ولتاژ از میان برداشتن  $V_p$  بیشتر ترود

Pinchoff Voltage

چنانچه ولتاژ مقدار خودی در این ولتاژ را  $I_{DSS}$  در حالت اشباع می گویند و با یاد  $I_{DSS}$  نشان می دهند.

$I_{DSS}$ : "Drain source saturation current"

Note: بنابراین به ازای  $V_{GS} = 0$  و  $V_{DS} > V_p$  ترانزیستور FET را می توان با این منبع جریان به اندازه  $I_{DSS}$  وصل نمود.

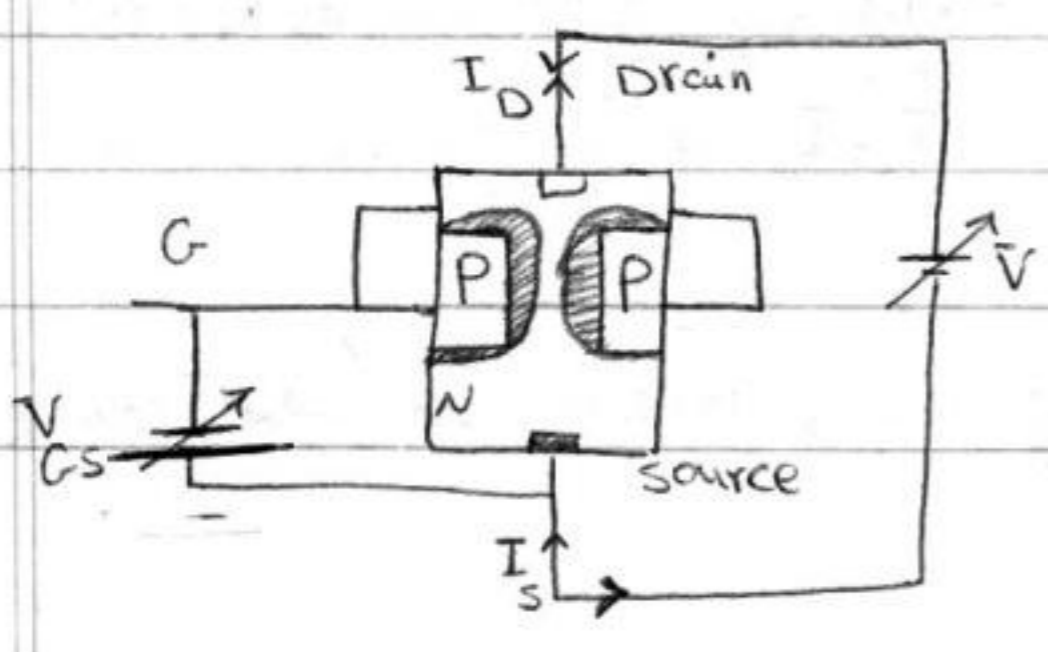


عند مشخصه های خروجی ترانزیستور FET (میان خروجی  $I_D$ ) و ولتاژ  $V_{DS}$  و ولتاژ  $V_{GS}$  درجه آزادی تعدادی مختلف ولتاژ Gate  $V_{GS} < 0$  نشان می دهند درین FET با کانال N چنانچه  $V_{GS} < 0$  به مدار اعمال کنیم یعنی ولتاژ پایی Gate عمراز ولتاژ اعمالی

به Source باشد در واقع جریان Drain به ازای  $V_{DS}$  مگر به سطح اشباع می رسد به این دلیل که ولتاژ اشباع اثرات نامندی که در اثر افزایش ولتاژ مطلق پیوند P-N می باشد.

Note: ترانزیستور JFET در دو نوع است:

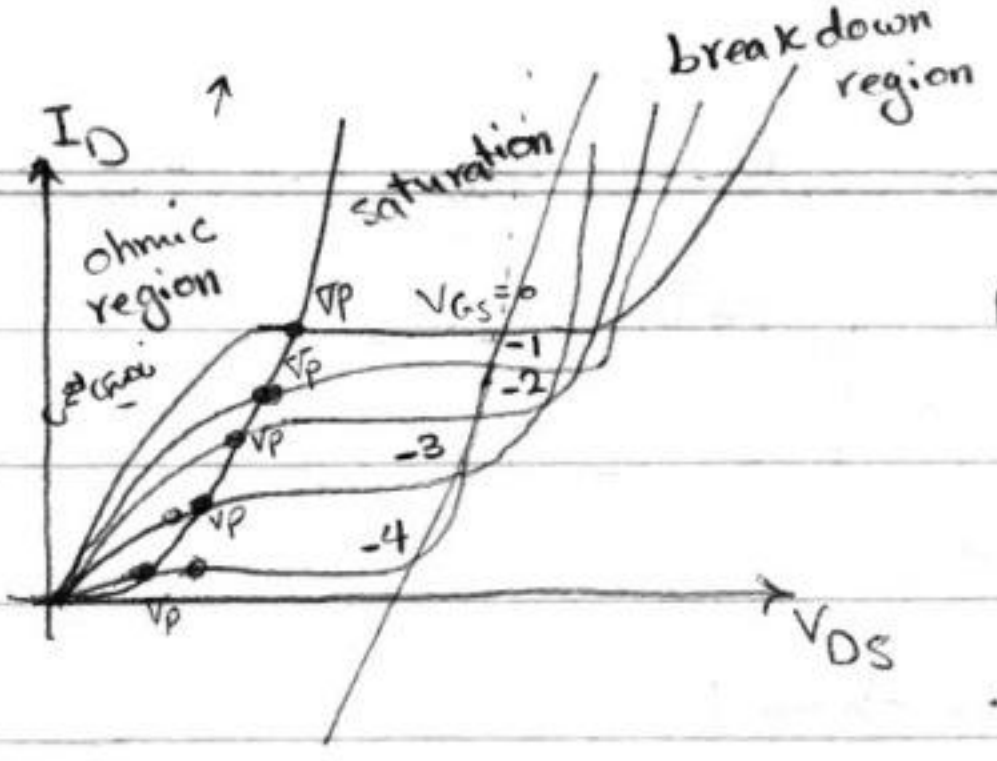
- 1- N-channel
- 2- P-channel



$V_{GS} < 0$  و  $V_{DS} > 0$

هوا این دلتا که از  $V_{GS}$  لایه از این  $V_{GS}$  خاص می باشد

(95)



Note: با افزایش ولتاژ Gate-Source و ولتاژ Pinch off  $V_{GS}$  قابل کاهش می یابد. می توان ثابت کرد در این نقاط بر روی یک سطح قرار دارند.  
 $I_{DSS}$  به مازیم ولتاژ Drain است.

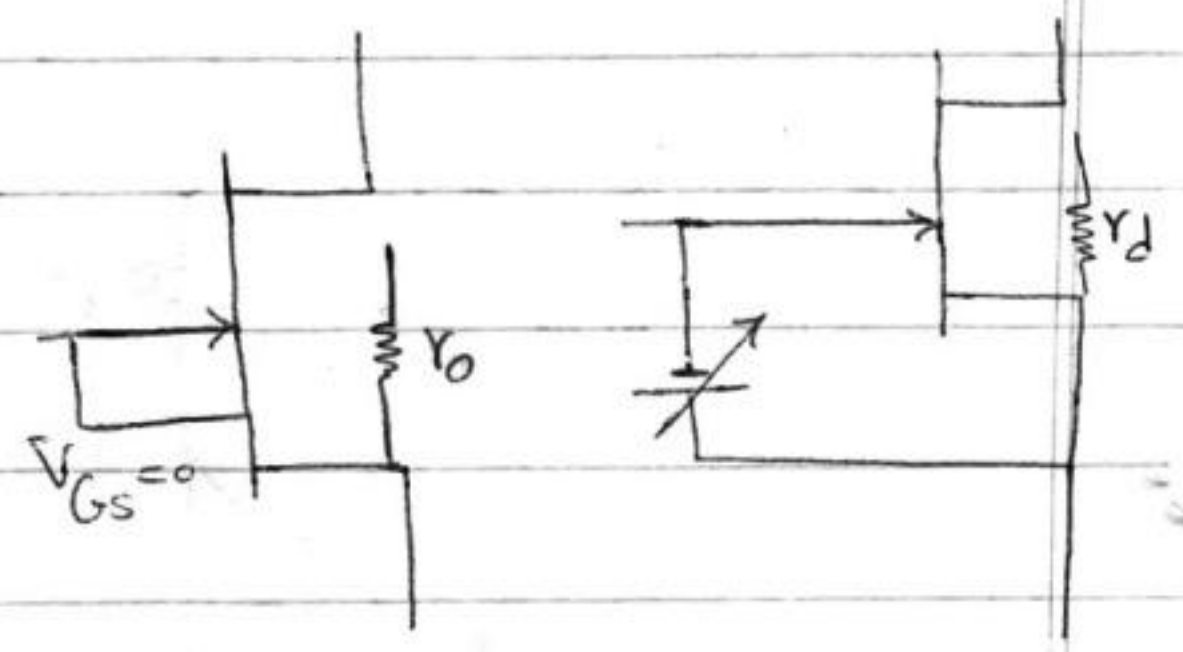
Note: با افزایش  $V_{GS}$  در یک حالت  $I_D = 0$  می برد و در واقع قابل قطع می شود به این مقدار را ولتاژ Pinch off می گویند و معمولاً با  $V_p$  و یا  $V_{GS(off)}$  نشان می دهند.

Note:  $V_{DS} < V_{Dmax}$  با FET به نامی Break down وارد شود و این تغییر.

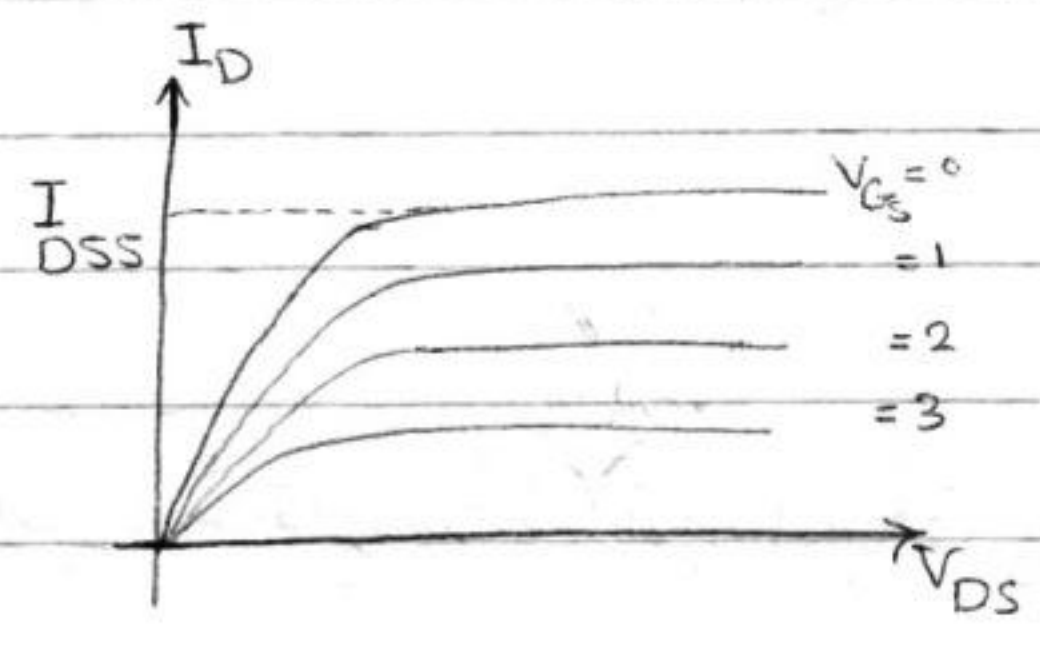
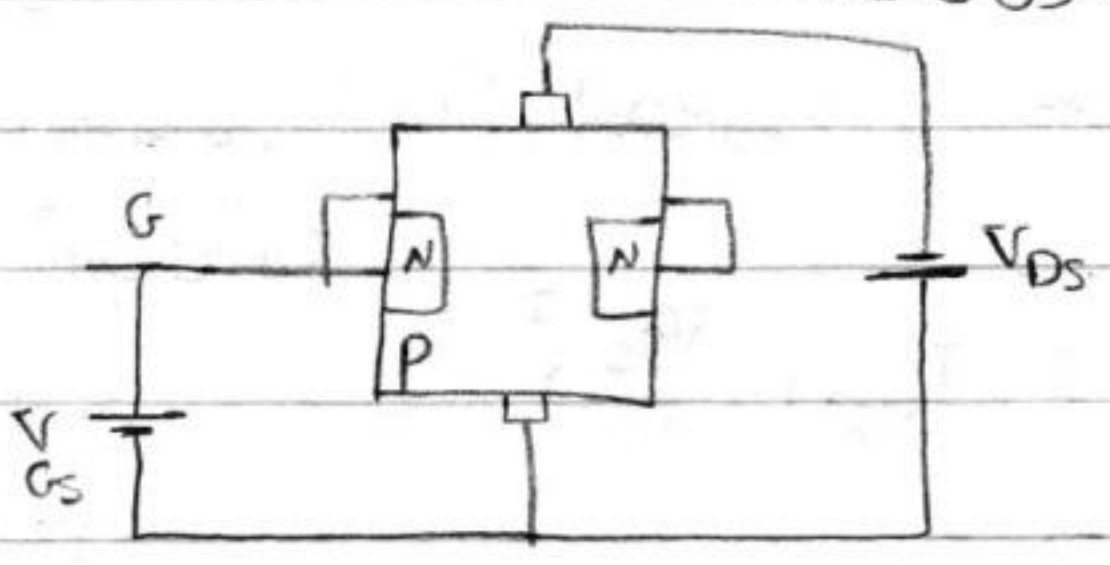
Note: در واقع در نامی این ترانزیستور FET را می توان نشان داد با این معادلات را با هم مقایسه می توانیم و این مقدار را با  $V_{GS}$  کنترل می کرد در مقدار این معادلات را می توان از رابطه زیر دید آورد:

مقدار مقاومت  $r_{DS}$  در  $V_{GS} = 0$

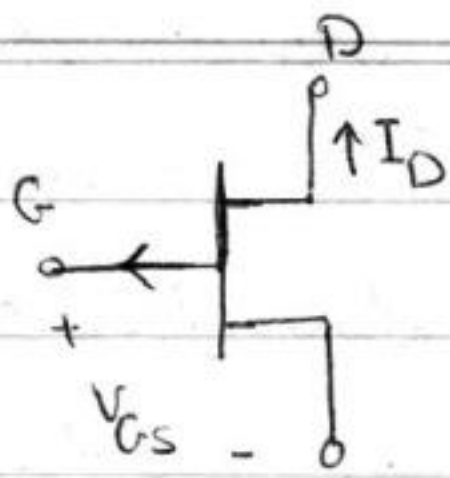
$$r_d = \frac{r_0}{\left(1 - \frac{V_{GS}}{V_p}\right)^2}$$



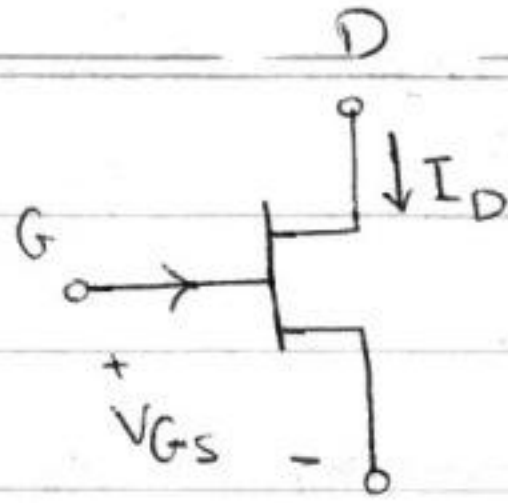
Note: FET، P-channel نیز مانند N-channel عمل می کند اما در این نوع FET نسبت به FET-N-channel های نیمه هادی  $P_{ON}$  است و ولتاژهای  $V_{GS}$  و  $V_{DS}$  عوض می شود.



Note



P-channel



N-channel

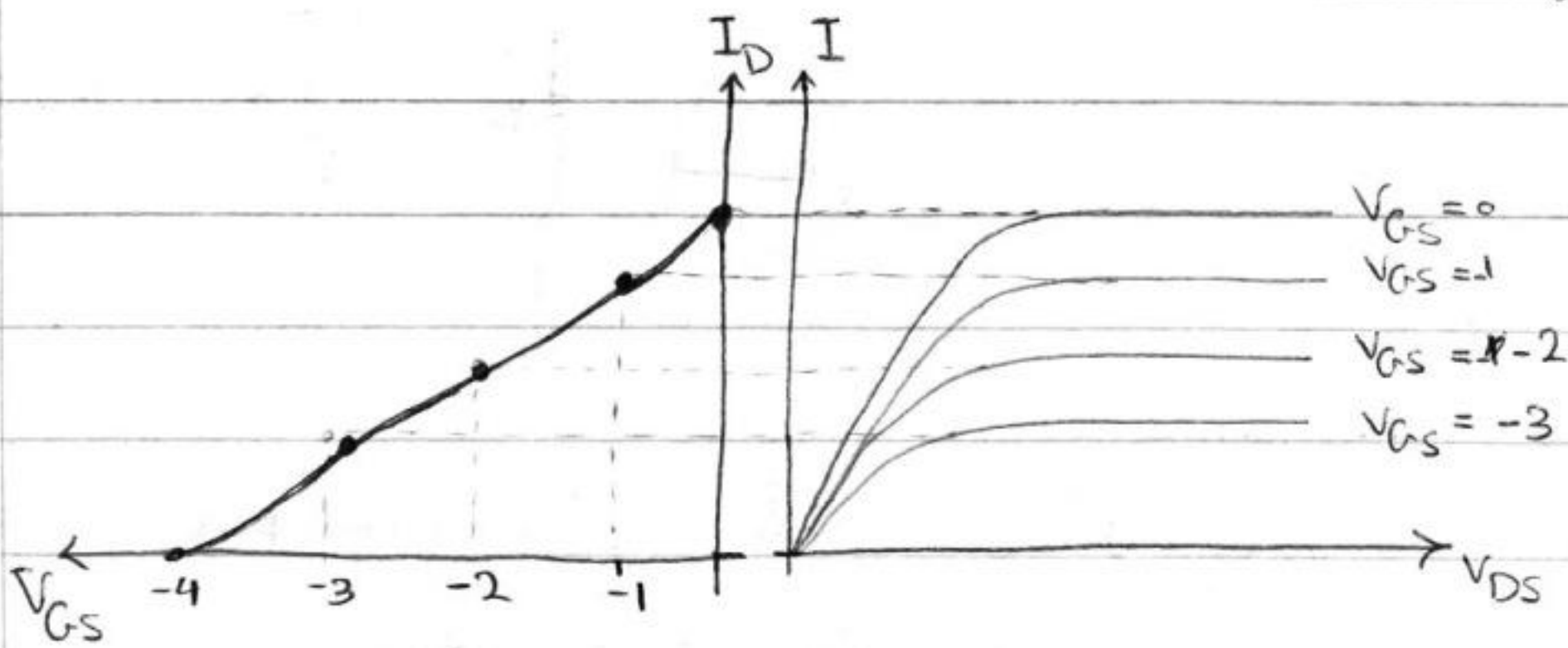
نتیجه گیری کلی از عملکرد FET

مقدار  $V_p$  و  $I_{DSS}$  در برده مشخص داده می شود.

| $V_{GS}$           | $I_D$               |
|--------------------|---------------------|
| $V_{GS} = 0$       | $I_{DSS}$           |
| $0 < V_{GS} < V_p$ | $0 < I_D < I_{DSS}$ |
| $V_{GS} \geq V_p$  | $I_D = 0$           |

\*

✓ تعریف مشخصی است



باتوجه به منحنی مشخصی استاتی از ولتاژ دریا Drain  $I_D$  و  $V_{GS}$  خطی نیست و به شکل بیابان در فیزیک الکترونیک ثابت می شود.

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2$$

برای لایه

این رابطه غیر خطی برای دریا ترانزیستور FET اغلب از روش تریس نور استفاده می شود. باتوجه به رابطه فوق  $V_{GS}$  نیز

با مشخص نمودن  $I_D$  از رابطه زیر قابل محاسب خواهد بود:

$$V_{GS} = V_p \left( 1 - \sqrt{\frac{I_D}{I_{DSS}}} \right)$$

اوس پارامتره:

در صورت در دسترس نمودن منحنی انتقالی می توان نشان زیر را بار داشت  $V_p$  و  $I_{DSS}$  بابت اوس و از منحنی

| $V_{GS}$ | $I_D$               |
|----------|---------------------|
| 0        | $I_{DSS}$           |
| $0.3V_p$ | $\frac{I_{DSS}}{2}$ |
| $0.5V_p$ | $\frac{I_{DSS}}{4}$ |
| $V_p$    | 0                   |

آنها به دستگیر منحنی انتقالی را ترسیم نمود.

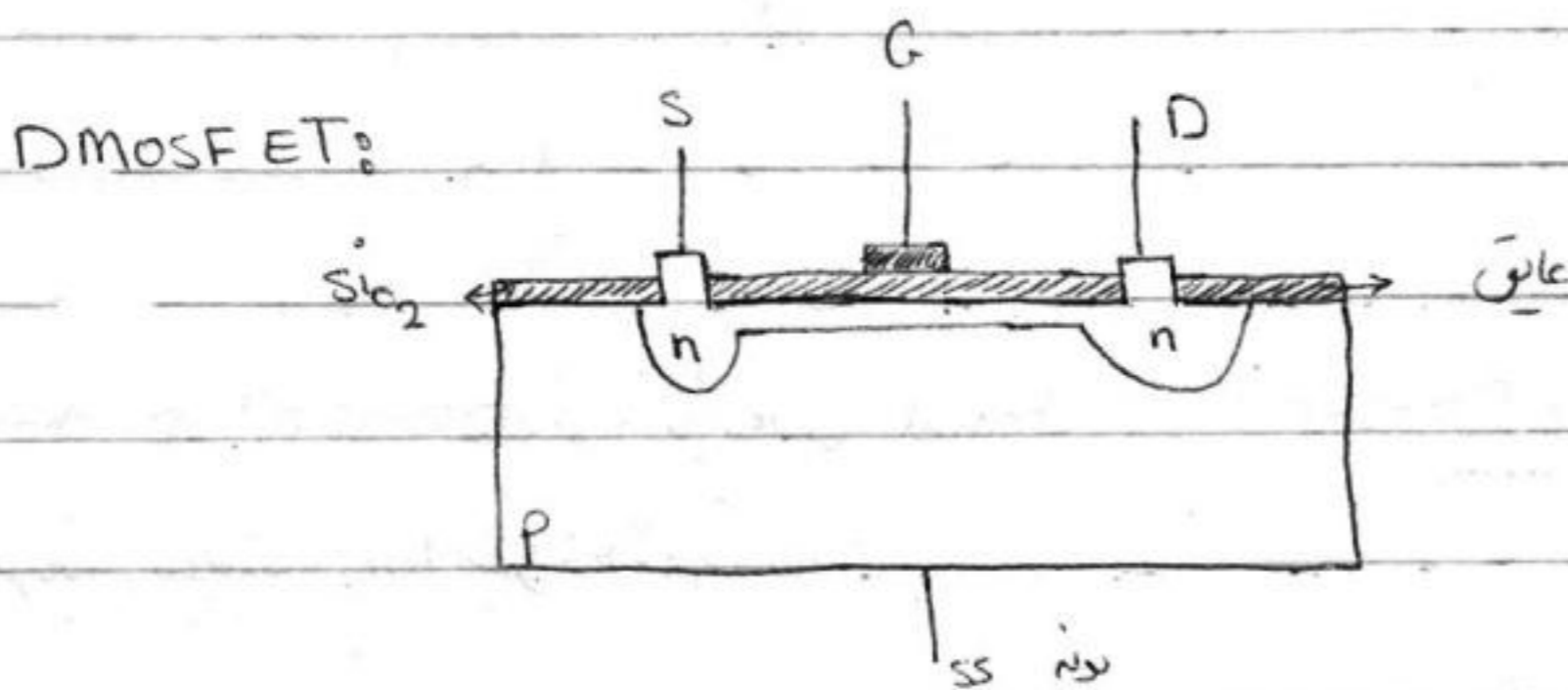
Note: مقادیر عددی و مشخصات فنی در کتاب بررسی گردد.

\*

MOSFET ✓

1- DMOSFET کشی

2- EMOSFET انزایی



در اکثر موارد source به زمین متصل می شود اما FET هایی هم وجود دارند دارای پایه پایینی باشند و آن را Substrate می گویند و آن را با SS زمین می دهند

در واقع بین Gate و channel هیچ ارتباط الکتریکی وجود ندارد و به همین دلیل اسپرین و ورودی MOSFET بسیار بالا است  
 در واقع تلز Gate بر روی عایق  $\text{SiO}_2$  قرار دارد.

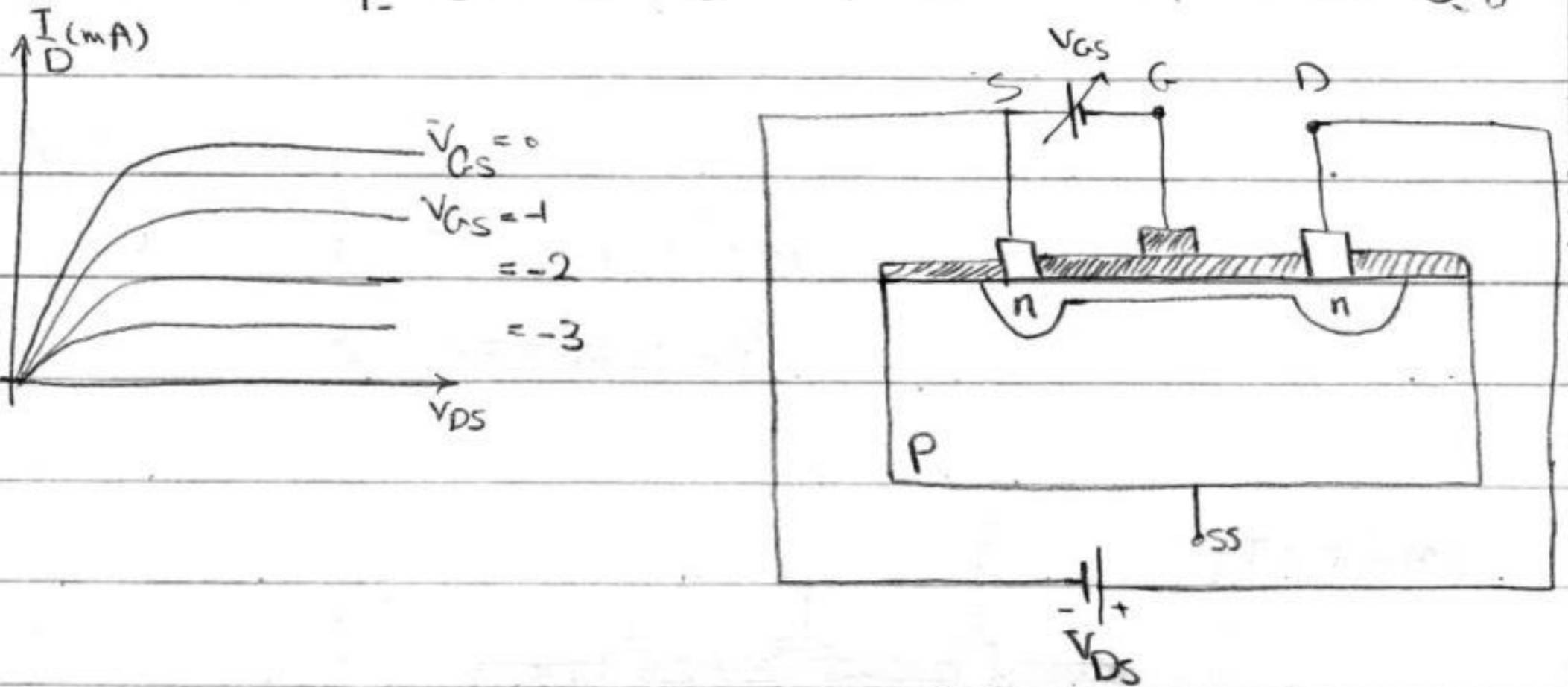
طرز کار: DMOSFET

در این نوع MOSFET با اعمال ولتاژ  $V_{DS}$  (الکترون از سمت Source به سمت Drain ولتاژی کشند

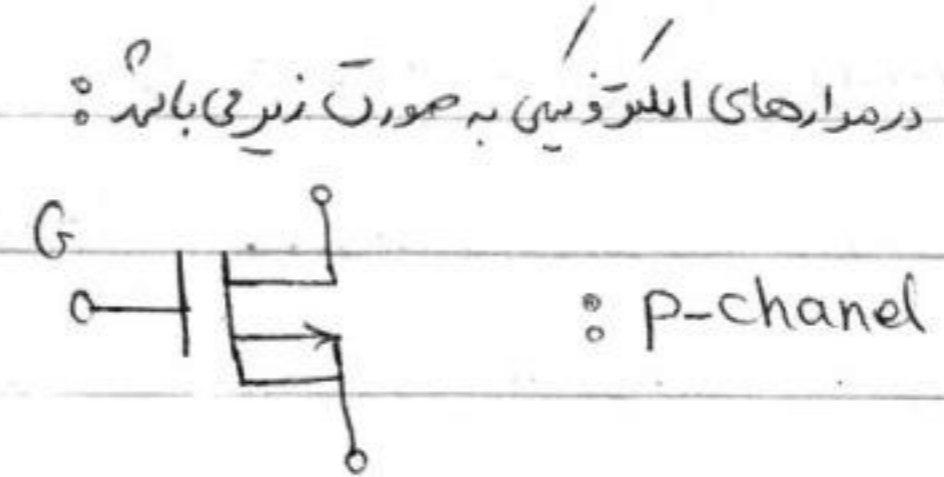
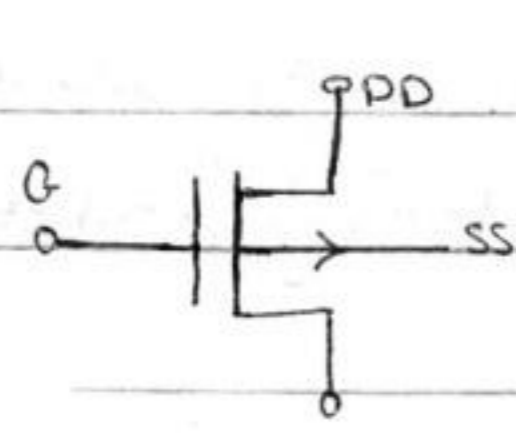
و  $I_{DSS}$  به ازای  $V_{GS} = 0$  بدست می آید. حال اگر  $V_{GS} < 0$  به قطعه اعمال شود تا این منحنی ولتاژ Gate الکتریکی  
 نیمه هادی N را دفع می نماید و همواره از سمت Gate جنب می کشند این الکتریکی دفع شده و همواره جذب کرده در واقع

بازرسی با recombination رخ می کشد و در واقع عرض کانال به میزان اهدایی کشند و همواره جذب می نماید  
 میزان این کاهش و بیان به مقدار  $V_{GS}$  و البته این به الکتریکی بیان برای DMOSFET مشابه JFET می باشد.

همچنین منحنی های فردی و انتالی و آن مشابه JFET می کشند و در واقع ولتاژ  $V_{GS}$



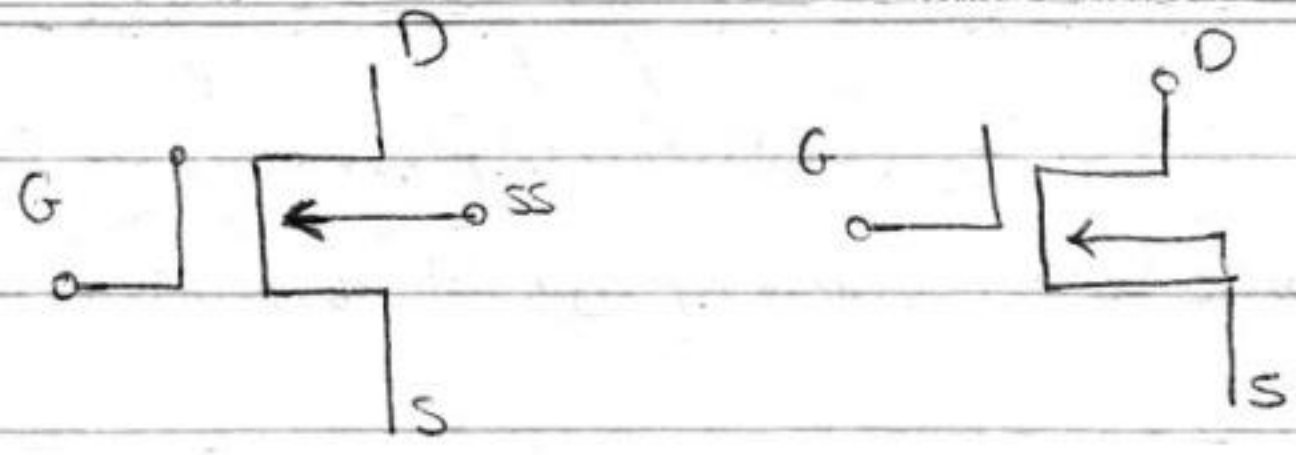
Note: DMOSFET-P-channel نیز دقیقاً برعکس DMOSFET-N-channel می باشد منتهی باید ولتاژهای ولتاژها و جهت  
 جریان و نوع نیمه هادی ها تغییر کند در نهایت در نهایت می باشد.



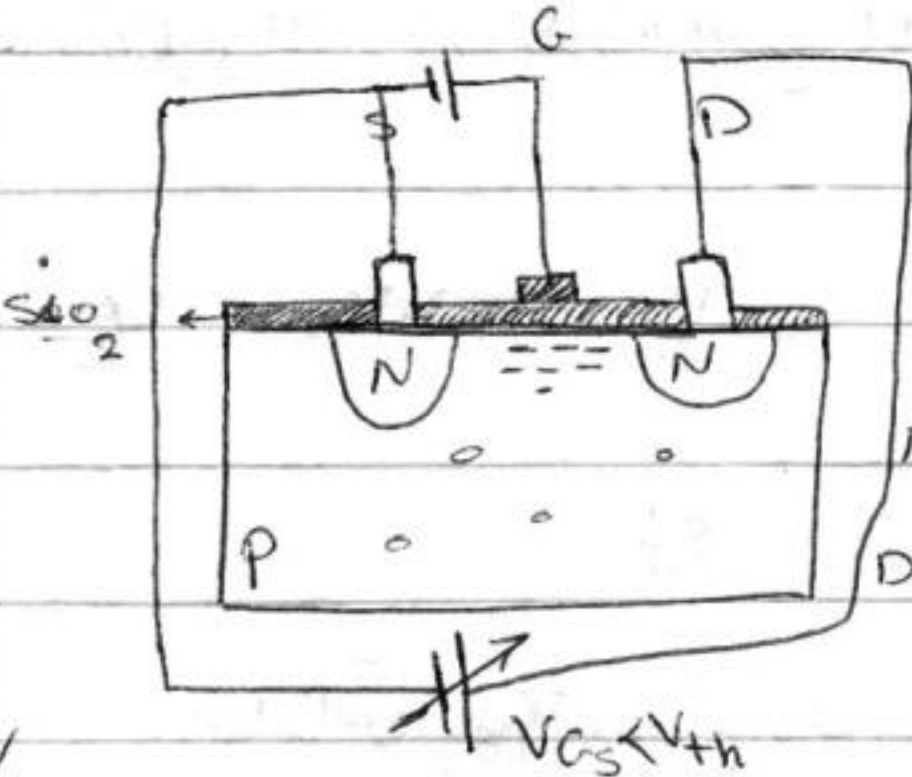
Note: مدار DMOSFET در مدارهای الکتریکی به صورت زیر می باشد:

: p-channel

N-channel:



EMOSFET ✓



از یونهای مثبتی در نیمه‌هادی P با غلظت دوپینگ دو ناحیه N ایجاد می‌شوند. سپس این نواحی را با اتصال فیزی به Drain و Source

مصل کرده و سطح نیمه‌هادی را با ایجاد لایه SiO2 عایقی می‌کنند و بر روی آن اتصال فیزی به Gate را ایجاد می‌نمایند. در Gate هیچ ارتباط الکتریکی باید نباشد. اما در EMOSFET که در D MOSFET می‌باشد با این تفاوت است

MOSFET در ابتدا کانالی وجود ندارد و با اعمال ولتاژ Gate-Source  $V_{GS}$  مناسب کانال ایجاد می‌شود و به بار آن می‌توان از MOSFET استفاده کرد.

✓ طرز کار EMOSFET

الف)  $V_{GS} = 0$  : با اعمال  $V_{DS}$  و تغییر آن در EMOSFET  
 صخر خواهد بود و تغییری نمی‌کند زیرا کانالی نیست Drain-Source برای

- ۱- خود
- ۲- نشانی
- ۳- رسانایی
- ۴- دیر عرضی

انتقال وجود ندارد.

من 7  
 آنتیز DC = FET

$V_{DS} > 0$  ,  $V_{GS} > 0$

پتانسیل مثبت Gate باعث دفع بارهای هم‌نام (مثبتها) و جذب بارهای غیر هم‌نام (الکترونه) می‌شود چون زیر Gate می‌لایه عایقی SiO2 وجود دارد این الکترونه منن Gate

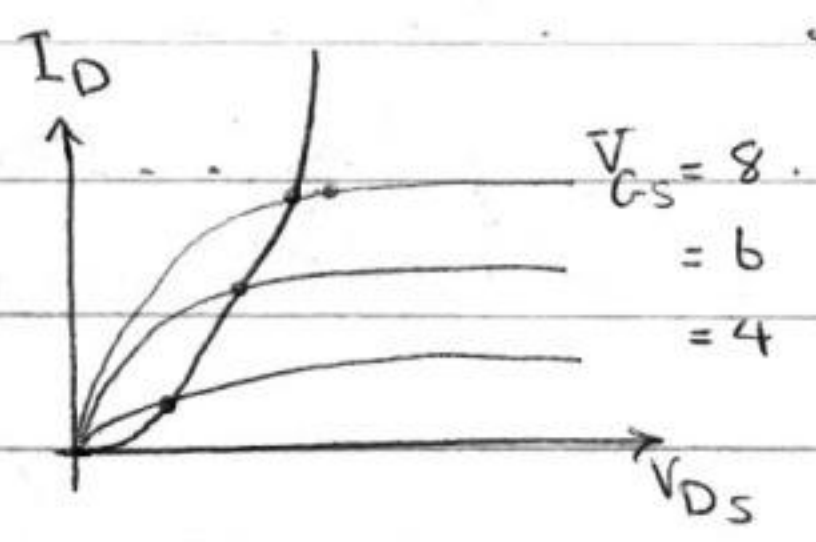
در فیلد و در زیر Gate جمع می شود و در واقع این اندک با افزایش  $V_{GS}$  بین ناصبی  $N$  بین و Drain و Source ایجاد می شود و کانال مذکور باعث ایجاد وین بین Drain و Source می شود مقدار ولتاژ Gate-source  $V_{GS}$

که کانال را ایجاد می کند ولتاژ آستانه یا threshold می نویسند و با علامت  $V_{th}$  یا  $V_{Gsth}$  نشان می دهند.

ع:  $V_{GS} = cte > V_{th}$

با افزایش  $V_{DS}$  در Drain افزایش می یابد تا اینکه به سطح اشباع برسد در این حالت در اثر افزایش  $V_{DS}$  در واقع کانال به pinchoff رفته و مقدار جریان ثابت می شود.

Note: ثابت می شود به ازای  $V_{GS}$  مشخص  $V_{GS}$  به ازای مقدار مختلف  $V_{GS}$  نقاطی را ایجاد می کند که این نقاط بر روی  $V_{GS}$  هم قرار دارند.



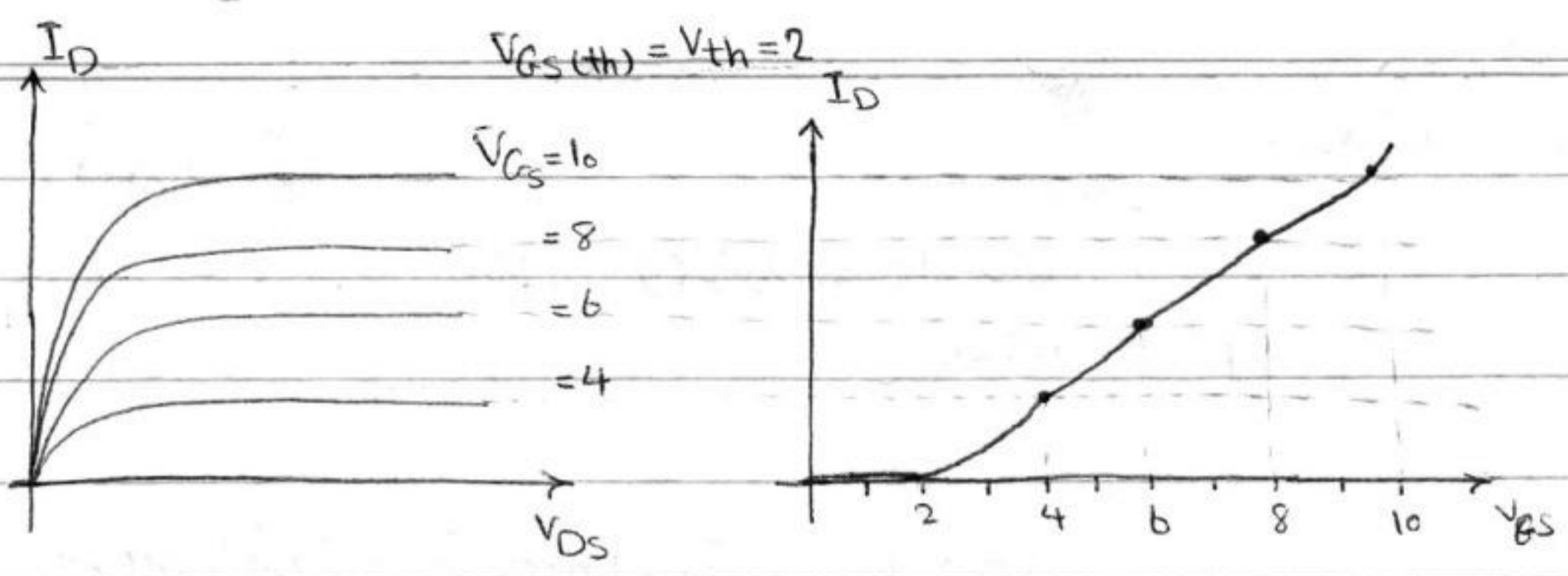
Note: معادلی در بین MOSFET افزایش به صورت  $I_D = \frac{1}{2} K (V_{GS} - V_{th})^2$  می باشد در این رابطه  $K$  یک ضریب ثابت است که به ساختار MOSFET وابسته می باشد.

Note: در هر کلمه به EMOSFET با اندازه سری  $I_D$  و  $V_{GS}$  می توان  $K$  مربوط به EMOSFET را از رابطه زیر بدین آید.

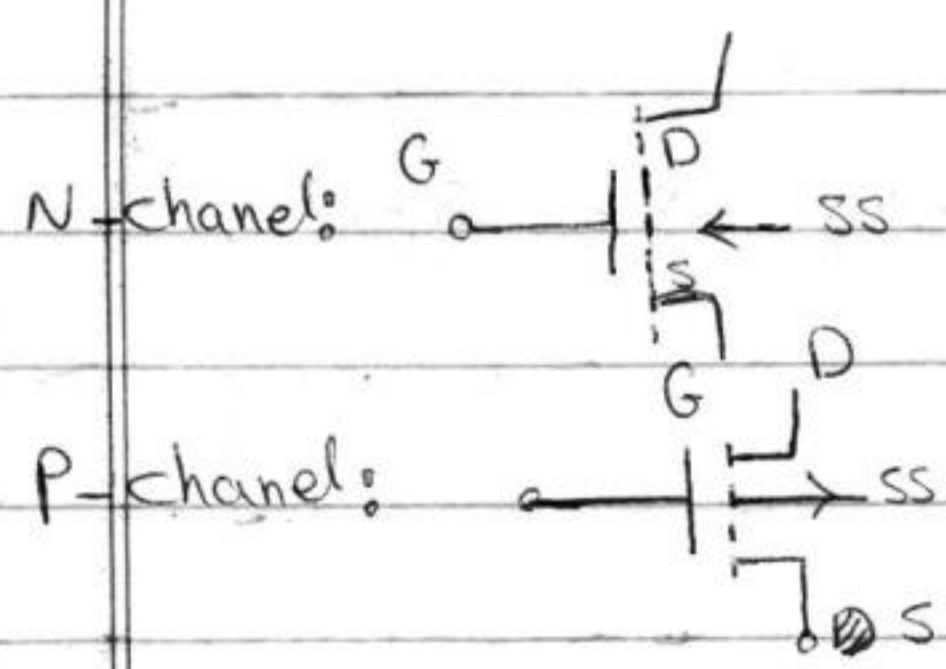
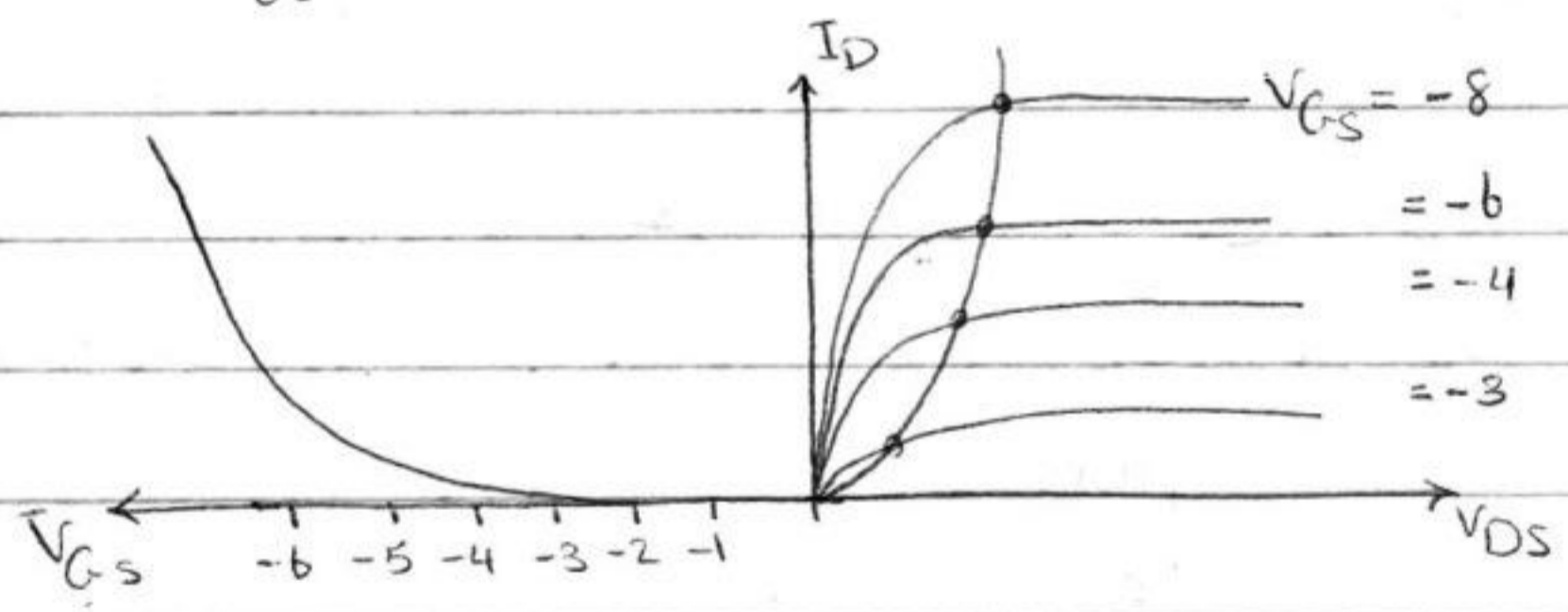
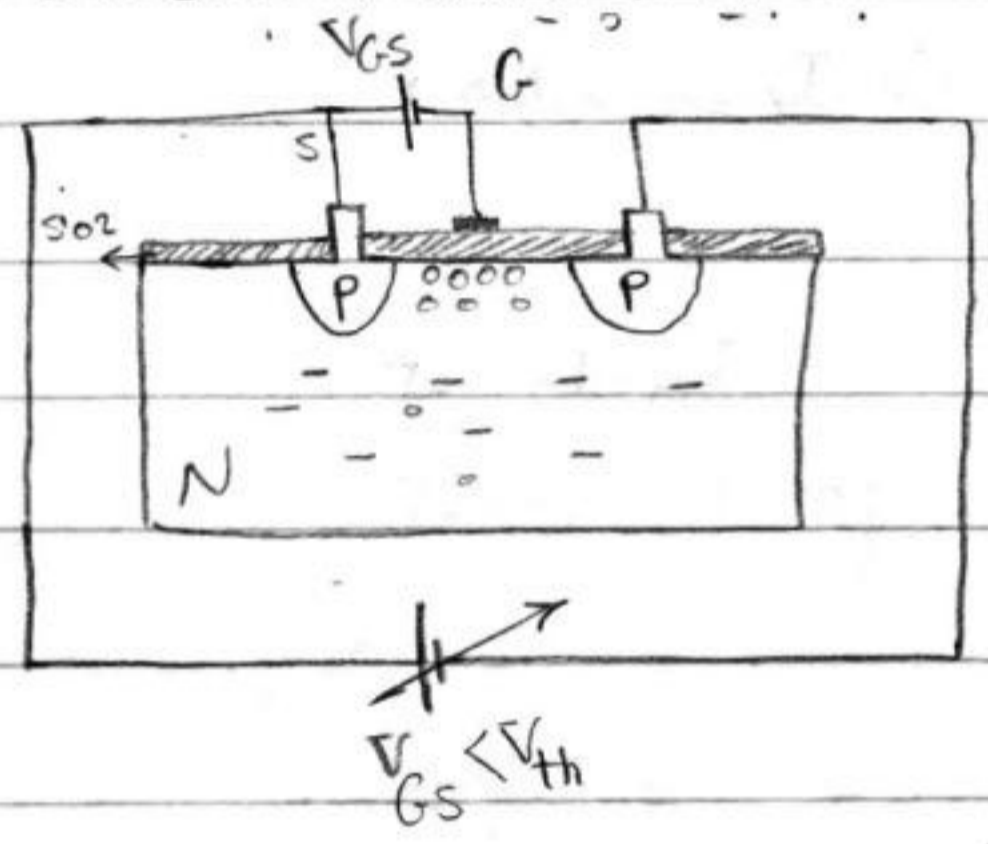
$$K = \frac{I_D(ON)}{(V_{GS(ON)} - V_{th})^2}$$

Note: بین آنس منحنی مشخصی استاتی EMOSFET بین FET های باره.

101



EMOSFET: Note  
 P سبز فائز کا لال N سی با لہ بعضا ہیں 467 و بلاریسی و تہا؟ ہا بوس سی پر و۔



کلاسکی EMOSFET

CMOS Vmos

مناہجہ و تہا و تہا فوائز لہو۔

Sixth chapter:

الفصل ششم:

«بایاس کردن ترانزیستورهای ارنیپای»

«FET Bias»

برای بایاس ترانزیستورهای ارنیپای همواره نقاط زیر را در نظر بگیریم:

۱- استفاده از روش برش به علت غیرخطی بودن روابط  $I_D$  و  $V_{GS}$

۲- همواره  $I_G = 0$  است.  $V_G = 0$

۳-  $I_D = I_S$

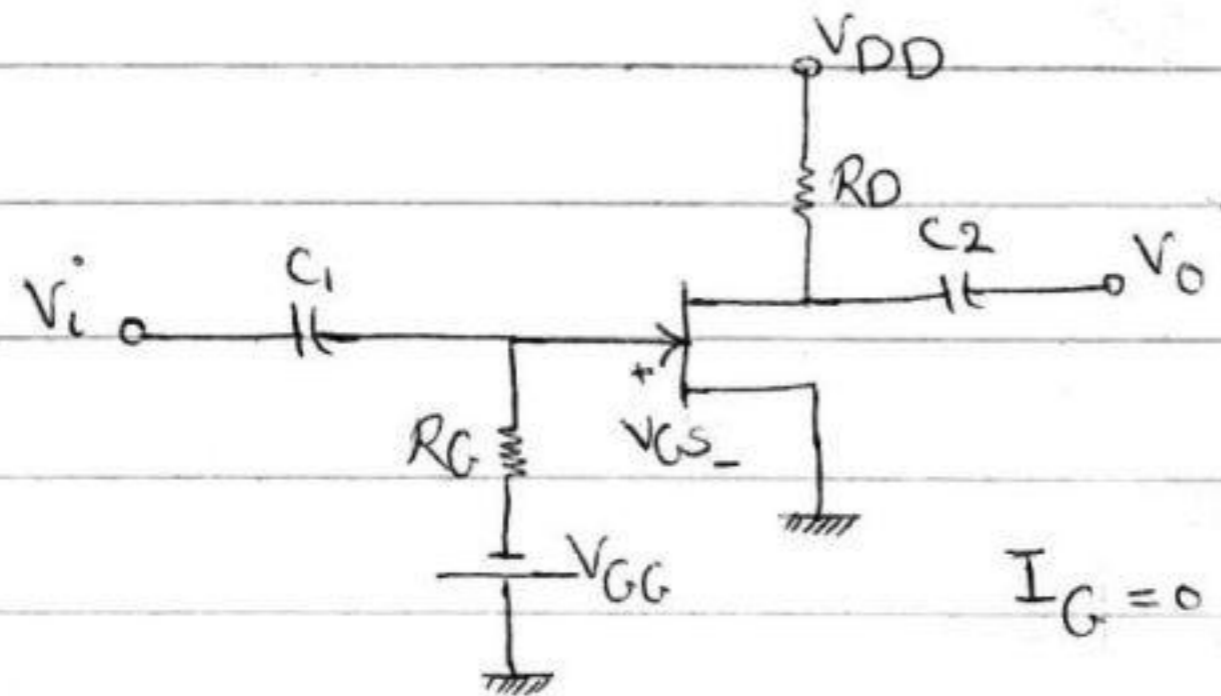
۴- برای JFET, DMOSFET:  $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$

۵- برای E-MOSFET:  $I_D = K (V_{GS} - V_{th})^2$

\*

Fixed Bias:

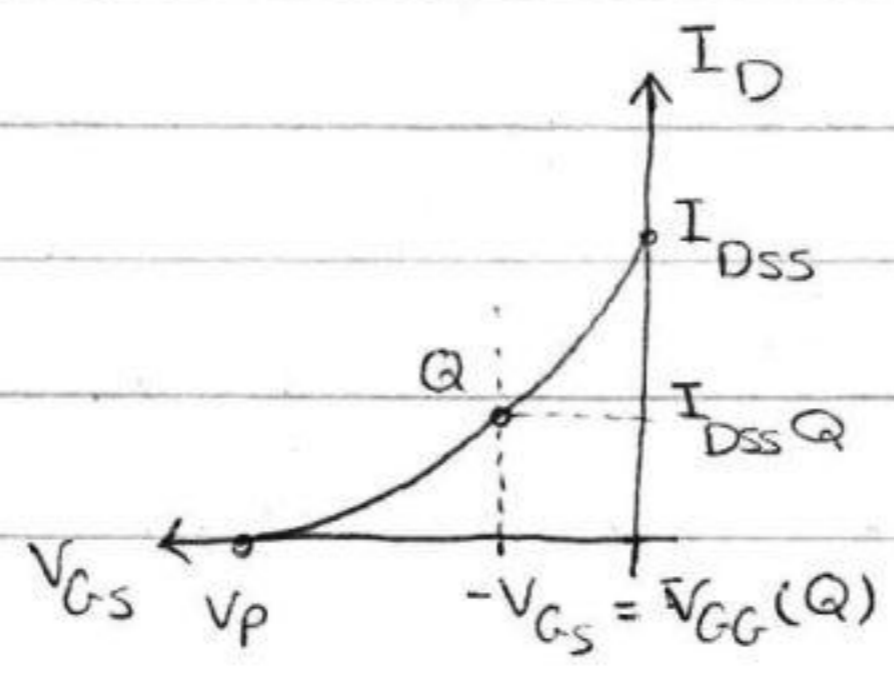
درار تغذیه ثابت:



«مختارین یا راسر  $V_{GS}$  است»

$I_G = 0 \rightarrow V_{GS} = V_G - V_S \Rightarrow V_G = -V_{GG}$

| $V_{GS}$ | $I_D$                 |
|----------|-----------------------|
| 0        | $I_{DSS}$             |
| $0.3V_P$ | $\frac{1}{2} I_{DSS}$ |
| $0.5V_P$ | $\frac{1}{4} I_{DSS}$ |
| $V_P$    | 0                     |



103

$$V_{DD} = V_{DS} + I_D R_D \rightarrow$$

$$\rightarrow V_{DS} = V_{DD} - I_D R_D \rightarrow \begin{cases} I_{DQ} \\ V_{DSQ} \end{cases}$$

✓ اوس کاره

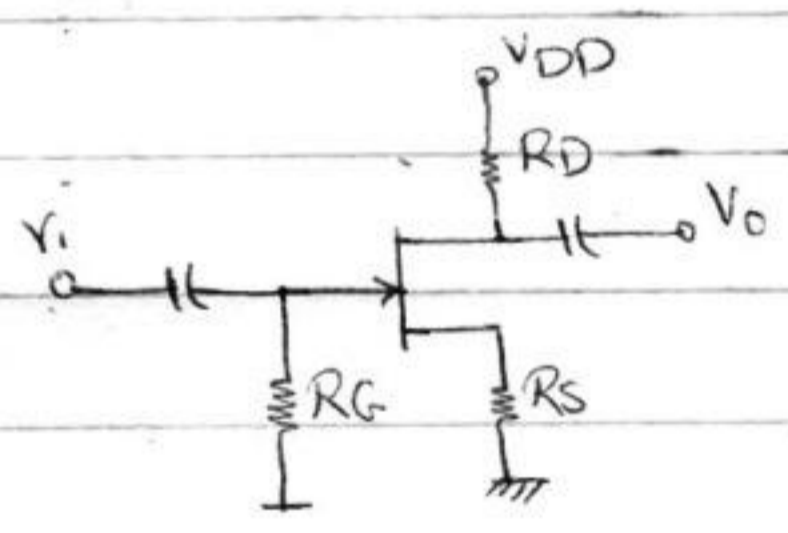
- ۱- مقدار ولتاژ Gate-source ( $V_{GS}$ ) را تعیین کنیم.
- ۲- شارژی مشخصی انتقالی را برای FET ترانزیستور تعیین کنیم.

- ۳- منحنی  $V_{GS}$  را بر روی  $I_D$  بر روی منحنی مشخصی انتقالی رسم می کنیم.
- ۴- مقدار  $I_{DQ}$  را از نقطه برخورد دو منحنی فوق بویا آورده.

۵- ولتاژ Drain-source  $V_{DS}$  را با داشتن شارژی خودی بویا می آوریم.

Self Bias Circuit

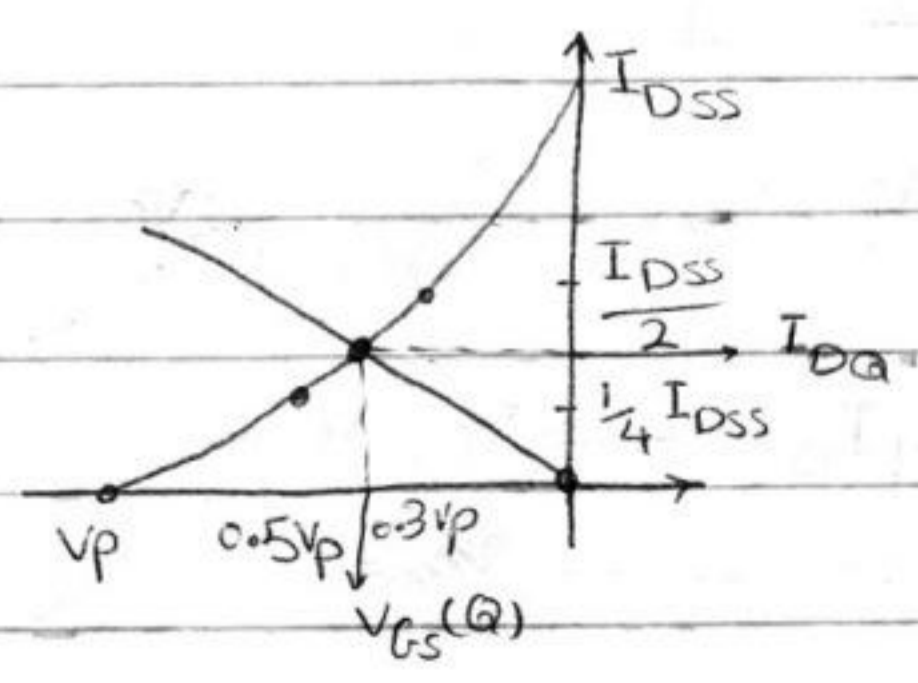
✓ مدار خودبایاس



در این مدار با قرار دادن یک مقاومت در source ولتاژ Gate-source  $V_{GS}$  را تأمین می کنیم تا

نیازی به دو منبع نباشد.

- ۱)  $I_G = 0 \rightarrow V_G = 0$
- ۲)  $V_S = I_D R_S$
- ۳)  $V_{GS} = V_G - V_S = -I_D R_S$



$$I_{DQ} = \begin{cases} I_D = 0 \rightarrow V_{GS} = 0 \\ I_D = \frac{1}{2} I_{DSS} = -\frac{1}{2} I_{DSS} R_S \end{cases}$$

output loop:  $V_{DD} = I_D R_D + I_D R_S + V_{DS} \rightarrow V_{DS} = V_{DD} - I_D (R_S + R_D)$

" $I_D$ ,  $V_{DS}$ " : Note : حساب نقطه بار

✓ حل مدارون از روش بار

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \rightarrow I_D = \frac{I_{DSS}}{V_P} \left(1 + \frac{I_D R_S}{V_P}\right)^2$$

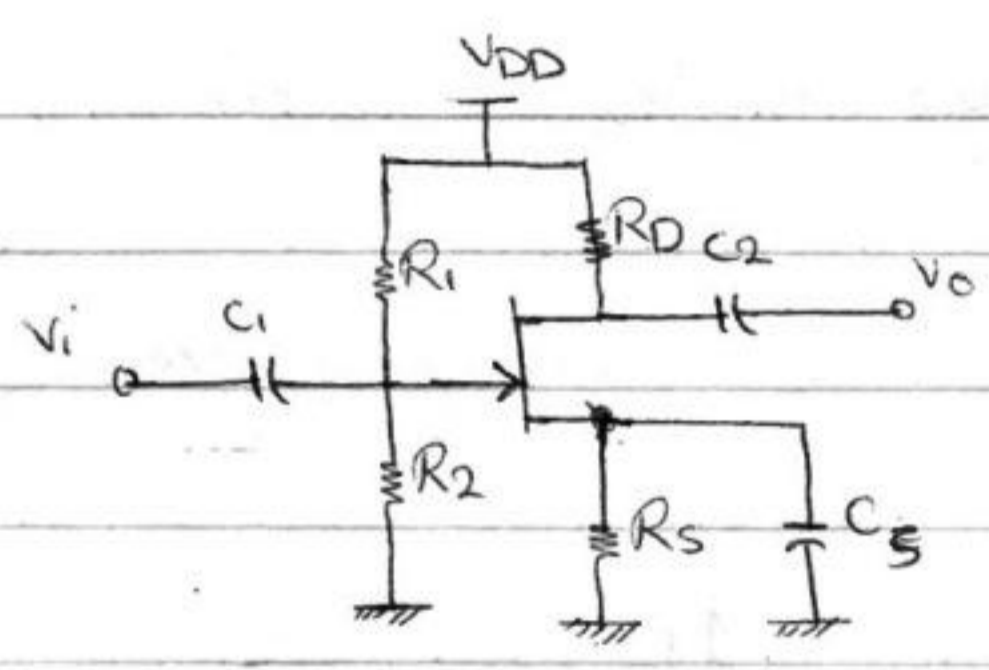
$$V_{GS} = -I_D R_S$$

$$\rightarrow I_D^2 + K_1 I_D + K_2 = 0 \rightarrow \begin{cases} I_{D1} < I_{DSS} \text{ صحیح} \\ I_{D2} > I_{DSS} \text{ غلط} \end{cases}$$

\*

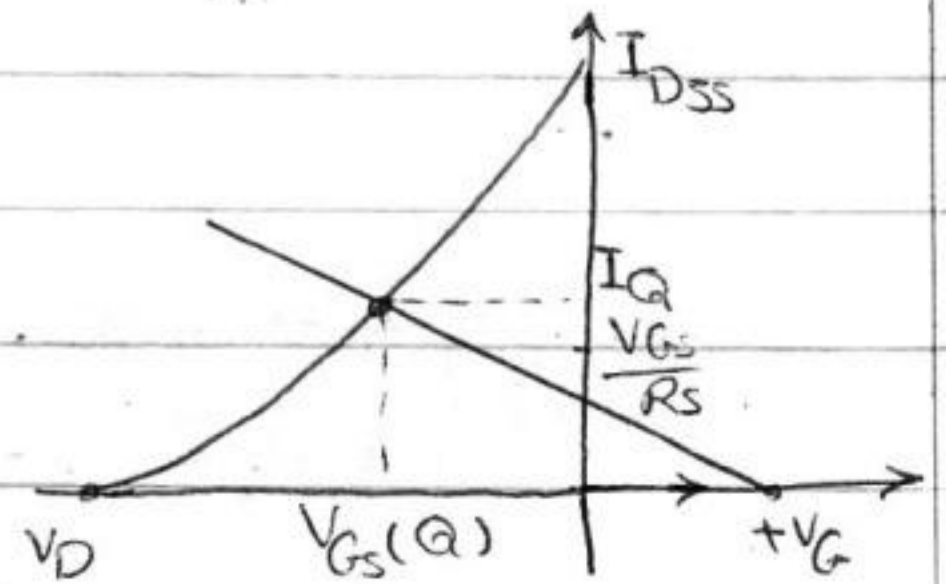
or Voltage Divider:

✓ مدار تقسیم ولتاژ



$$I_G = 0 \rightarrow V_G = V_{DD} \times \frac{R_2}{R_1 + R_2} \rightarrow V_{GS} = V_G - V_S = V_G - I_D R_S$$

$$\begin{cases} I_D = 0 \rightarrow V_{GS} = V_G \\ V_{GS} = 0 \rightarrow I_D = \frac{V_G}{R_S} \end{cases}$$



output loop:  $V_{DD} = I_D R_D + V_{DS} + I_D R_S \rightarrow V_{DS} = V_{DD} - I_D (R_D + R_S)$

Note: برای JFET و DMOS FET برای  $V_{GS} = 0$  یعنی برای Source و Gate به هم وصل می‌شوند.  
 $I_D$  و  $I_S$  برابر با  $I_{DSS}$  خواهند بود.

E-MOS DC Analysis:

E-MOS DC Analysis

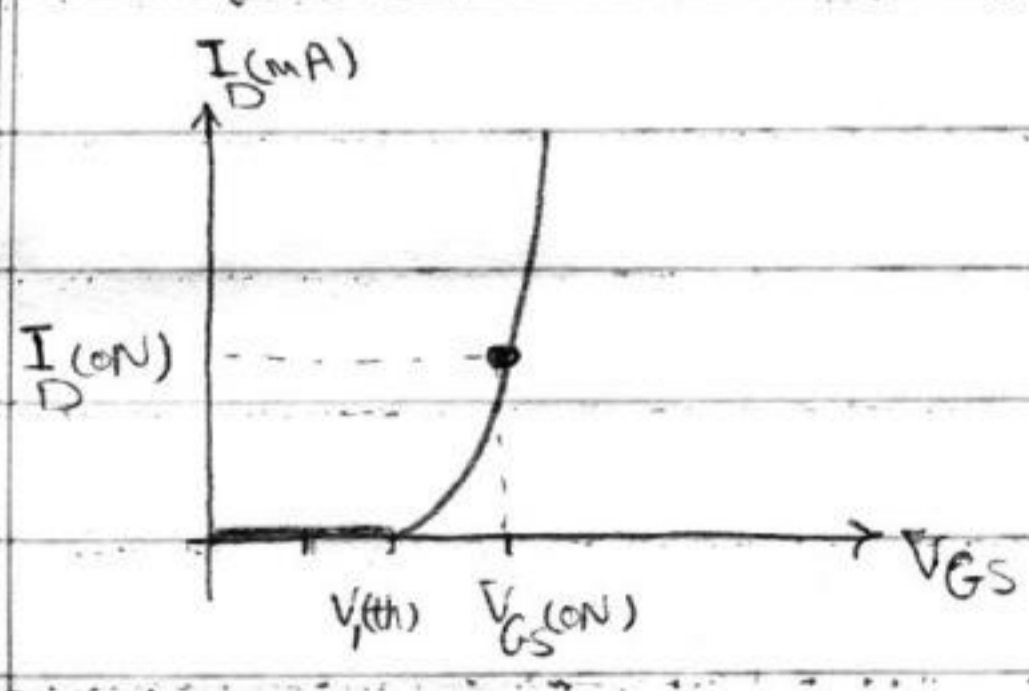
در این نوع MOSFET رابطه  $V_{GS}$  از  $V_{th}$  بالا تر نباشد چنان  $I_D = 0$  خواهد بود در Datasheet درجه  $V_{GS}$  در E-MOS معمولاً تغییر پذیر دارد یعنی  $V_{GS}$ .

$V_{GS(ON)}, I_{D(ON)}, V_{GS(th)}$

این به تعداد برای رسم منحنی انتقالی E-MOS کافی است.

الف - با استفاده از رابطه  $K = \frac{I_{D(ON)}}{(V_{GS(ON)} - V_{th})^2}$  رابطه آورده حل به ازای تغییر مختلف  $V_{GS}$

می‌دانیم  $I_D$  از  $V_{GS}$  حاصل می‌شود و نمودار را ترسیم کنیم



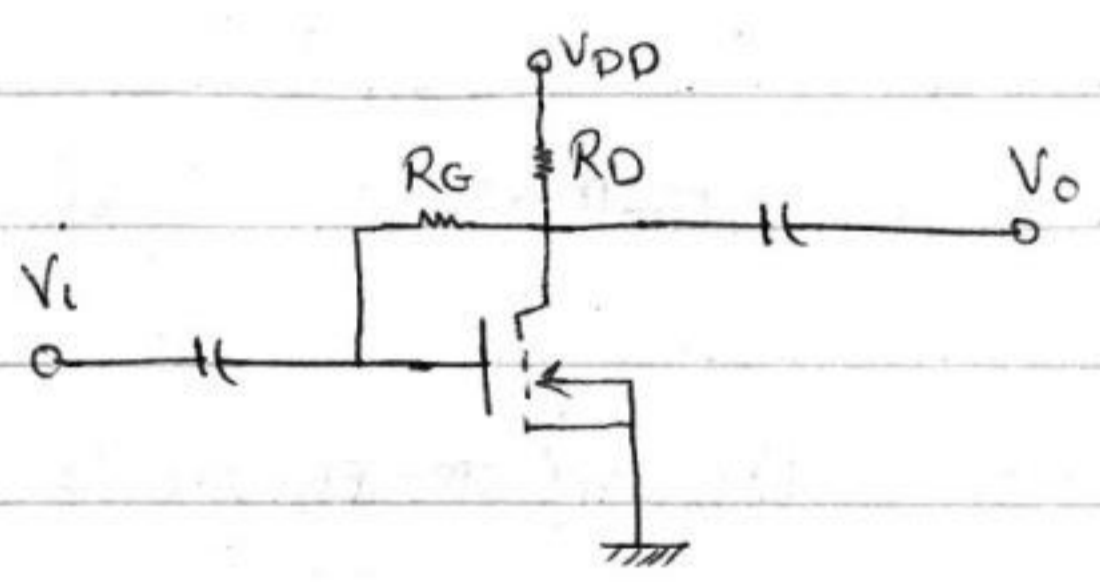
$I_D = K (V_{GS} - V_{th})^2 \rightarrow \begin{cases} I_{D1} = ? \\ I_{D2} = ? \end{cases}$

$I_{D1}$  و  $I_{D2}$  با عدد دیگری در معادله با هم می‌آید.

EX

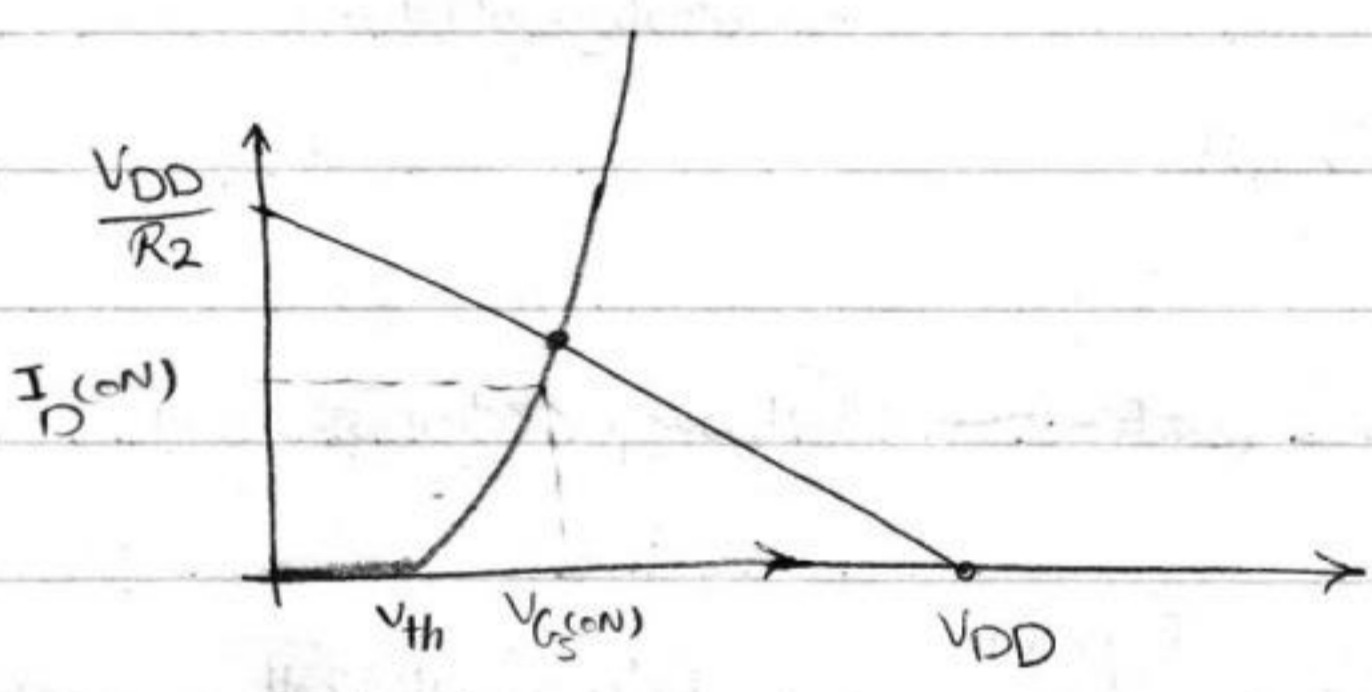
vo آئس feedback، تغیر بائیا E-MOS

Fixed Bias with EMOSFET:



$$I_G = 0 \rightarrow V_D = V_G$$

$$\rightarrow V_D - V_S = V_G - V_S \rightarrow V_{DS} = V_{GS}$$



واحدی درین

$$V_{DS} = V_{GS} = V_{DD} - I_D R_D$$

$$\left\{ \begin{array}{l} I_D = 0 \rightarrow V_{GS} = V_{DD} \\ V_{GS} = 0 \rightarrow I_D = \frac{V_{DD}}{R_D} \end{array} \right.$$

۱) سبب ← سبب سبب

۲) هیئت

۳) بیرونی ← تا ۳ روی زمین